

特性

防闪烁现象

3 pF关断源极电容

26 pF关断漏极电容

-0.6 pC电荷注入

低泄漏: 0.4 nA(最大值, 85°C)

±9 V至±22 V双电源供电

9 V至40 V单电源供电

最大额定电源电压: 48 V

额定电源电压范围: ±15V、±20V、+12V、+36V

模拟信号输入范围: V_{SS} 至 V_{DD}

应用

自动测试设备

数据采集

仪器仪表

航空电子

音频和视频开关

通信系统

概述

ADG5204是一款互补金属氧化物半导体(CMOS)模拟多路复用器, 内置4个单通道。

这些开关具有超低电容和电荷注入特性, 因而是要求低毛刺和快速建立时间的数据采集与采样保持应用的理想解决方案。较快的开关速度及高信号带宽, 使ADG5204适合视频信号切换应用。

ADG5204采用沟道工艺设计而成, 可以防止闪烁。电介质沟道将P沟道与N沟道晶体管分开, 保证即使在严重过压状况下, 也不会发生闪烁现象。

ADG5204根据3位二进制地址线A0、A1和EN来确定地址, 将四路输入之一切换至公共输出D。当EN引脚为逻辑0时, 该器件被禁用。当接通时, 各开关在两个方向的导电性能相同, 输入信号范围可扩展至电源电压范围。在断开条件下, 等于电源电压的信号电平被阻止。所有开关均为先开后合式。

功能框图

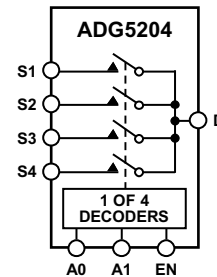


图1

09768-001

产品聚焦

1. 沟道隔离可防止闪烁。

电介质沟道将P沟道与N沟道晶体管分开, 保证即使在严重过压状况下, 也不会发生闪烁现象。

2. 超低电容, 电荷注入低于1 pC。

3. 双电源供电。

对于双极性模拟信号应用, ADG5204可以采用高达±22 V的双电源供电。

4. 单电源供电。

对于单极性模拟信号应用, ADG5204可以采用高达40 V的单轨电源供电。

5. 3 V逻辑兼容数字输入。

$V_{INH} = 2.0 V$, $V_{INL} = 0.8 V$ 。

6. 无需 V_L 逻辑电源。

Rev. 0

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com
Fax: 781.461.3113 ©2011 Analog Devices, Inc. All rights reserved.

ADI中文版数据手册是英文版数据手册的译文, 敬请谅解翻译中可能存在的语言组织或翻译错误, ADI不对翻译中存在的差异或由此产生的错误负责。如需确认任何词语的准确性, 请参考ADI提供的最新英文版数据手册。

目录

特性.....	1	绝对最大额定值.....	8
应用.....	1	ESD警告.....	8
功能框图.....	1	引脚配置和功能描述.....	9
概述.....	1	真值表.....	9
产品聚焦.....	1	典型工作特性.....	10
修订历史.....	2	测试电路.....	14
技术规格.....	3	术语.....	16
±15 V双电源.....	3	沟道隔离.....	17
±20 V双电源.....	4	应用信息.....	18
12 V单电源.....	5	外形尺寸.....	19
36 V单电源.....	6	订购指南.....	19
每通道连续电流, Sx或D.....	7		

修订历史

2011年5月—修订版0：初始版

技术规格

±15 V双电源

除非另有说明, $V_{DD} = 15\text{ V} \pm 10\%$, $V_{SS} = -15\text{ V} \pm 10\%$, $GND = 0\text{ V}$ 。

表1

参数	25°C	-40°C至+85°C	-40°C至+125°C	单位	测试条件/注释
模拟开关					
模拟信号范围			V_{DD} 至 V_{SS}	V(最大值)	
导通电阻 R_{ON}	160 200	250	280	Ω (典型值) Ω (最大值)	$V_S = \pm 10\text{ V}$, $I_S = -1\text{ mA}$; 参见图24 $V_{DD} = +13.5\text{ V}$, $V_{SS} = -13.5\text{ V}$
通道间导通电阻匹配 ΔR_{ON}	4.5			Ω (典型值)	$V_S = \pm 10\text{ V}$, $I_S = -1\text{ mA}$
导通电阻平坦度 $R_{FLAT(ON)}$	8 38 50	9 65	10 70	Ω (最大值) Ω (典型值) Ω (最大值)	$V_S = \pm 10\text{ V}$, $I_S = -1\text{ mA}$
漏电流					$V_{DD} = +16.5\text{ V}$, $V_{SS} = -16.5\text{ V}$
源极关断泄漏 I_S (Off)	0.01 0.1	0.2	0.4	nA(典型值) nA(最大值)	$V_S = V_D = \pm 10\text{ V}$, $V_D = \mp 10\text{ V}$; 参见图23
漏极关断泄漏 I_D (Off)	0.01 0.1	0.4	1.2	nA(典型值) nA(最大值)	$V_S = V_D = \pm 10\text{ V}$, $V_D = \mp 10\text{ V}$; 参见图23
通道接通泄漏 I_D 、 I_S (On)	0.02 0.2	0.5	1.2	nA(典型值) nA(最大值)	$V_S = V_D = \pm 10\text{ V}$; 参见图26
数字输入					
输入高电压 V_{INH}			2.0	V(最小值)	
输入低电压 V_{INL}			0.8	V(最大值)	
输入电流 I_{INH} 或 I_{INL}	0.002		± 0.1	μA (典型值) μA (最大值)	$V_{IN} = V_{GND}$ 或 V_{DD}
数字输入电容 C_{IN}	3			pF(典型值)	
动态特性 ¹					
转换时间 $t_{TRANSITION}$	175 230	285	320	ns(典型值) ns(最大值)	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$ $V_S = 10\text{ V}$; 参见图29
t_{ON} (EN)	155 205	255	285	ns(典型值) ns(最大值)	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$ $V_S = 10\text{ V}$; 参见图31
t_{OFF} (EN)	150 175	200	215	ns(典型值) ns(最大值)	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$ $V_S = 10\text{ V}$; 参见图31
先开后合时间延迟 t_D	80		30	ns(典型值) ns(最小值)	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$ $V_{S1} = V_{S2} = 10\text{ V}$; 参见图30
电荷注入 Q_{INJ}	-0.6			pC(典型值)	$V_S = 0\text{ V}$, $R_S = 0\ \Omega$, $C_L = 1\text{ nF}$; 参见图32
关断隔离	-80			dB(典型值)	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 100\text{ kHz}$; 参见图25
通道间串扰	-80			dB(典型值)	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$; 参见图28
-3 dB带宽	136			MHz(典型值)	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$; 参见图27
插入损耗	-6.8			dB(典型值)	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$; 参见图27
C_S (Off)	3			pF(典型值)	$V_S = 0\text{ V}$, $f = 1\text{ MHz}$
C_D (Off)	26			pF(典型值)	$V_S = 0\text{ V}$, $f = 1\text{ MHz}$
C_D , C_S (On)	30			pF(典型值)	$V_S = 0\text{ V}$, $f = 1\text{ MHz}$
电源要求					$V_{DD} = +16.5\text{ V}$, $V_{SS} = -16.5\text{ V}$
I_{DD}	45 55		70	μA (典型值) μA (最大值)	数字输入 = 0 V或 V_{DD}
I_{SS}	0.001		1	μA (典型值) μA (最大值)	数字输入 = 0 V或 V_{DD}
V_{DD}/V_{SS}			$\pm 9/\pm 22$	V(最小值/ 最大值)	$GND = 0\text{ V}$

¹通过设计保证, 但未经生产测试。

ADG5204

±20 V双电源

除非另有说明, $V_{DD} = +20\text{ V} \pm 10\%$, $V_{SS} = -20\text{ V} \pm 10\%$, $GND = 0\text{ V}$ 。

表2

参数	25°C	-40°C至+85°C	-40°C至+125°C	单位	测试条件/注释
模拟开关					
模拟信号范围			V_{DD} 至 V_{SS}	V(最大值)	
导通电阻 R_{ON}	140	200	230	Ω (典型值)	$V_S = \pm 15\text{ V}$, $I_S = -1\text{ mA}$; 参见图24
通道间导通电阻匹配 ΔR_{ON}	4.5			Ω (最大值)	$V_{DD} = +18\text{ V}$, $V_{SS} = -18\text{ V}$
				Ω (典型值)	$V_S = \pm 15\text{ V}$, $I_S = -1\text{ mA}$
导通电阻平坦度 $R_{FLAT(ON)}$	8	9	10	Ω (最大值)	
	33			Ω (典型值)	$V_S = \pm 15\text{ V}$, $I_S = -1\text{ mA}$
	45	55	60	Ω (最大值)	
漏电流					$V_{DD} = +22\text{ V}$, $V_{SS} = -22\text{ V}$
源极关断泄漏 I_S (Off)	0.01			nA(典型值)	$V_S = \pm 15\text{ V}$, $V_D = \mp 15\text{ V}$; 参见图23
	0.1	0.2	0.4	nA(最大值)	
漏极关断泄漏 I_D (Off)	0.01			nA(典型值)	$V_S = \pm 15\text{ V}$, $V_D = \mp 15\text{ V}$; 参见图23
	0.1	0.4	1.2	nA(最大值)	
通道接通泄漏 I_D 、 I_S (On)	0.02			nA(典型值)	$V_S = V_D = \pm 15\text{ V}$; 参见图26
	0.2	0.5	1.2	nA(最大值)	
数字输入					
输入高电压 V_{INH}			2.0	V(最小值)	
输入低电压 V_{INL}			0.8	V(最大值)	
输入电流 I_{INH} 或 I_{INL}	0.002		± 0.1	μA (典型值)	$V_{IN} = V_{GND}$ 或 V_{DD}
				μA (最大值)	
数字输入电容 C_{IN}	3			pF(典型值)	
动态特性 ¹					
转换时间 $t_{TRANSITION}$	160			ns(典型值)	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
	215	260	290	ns(最大值)	$V_S = 10\text{ V}$; 参见图29
t_{ON} (EN)	150			ns(典型值)	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
	185	225	255	ns(最大值)	$V_S = 10\text{ V}$; 参见图31
t_{OFF} (EN)	150			ns(典型值)	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
	175	195	210	ns(最大值)	$V_S = 10\text{ V}$; 参见图31
先开后合时间延迟 t_D	75			ns(典型值)	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$
			30	ns(最小值)	$V_{S1} = V_{S2} = 10\text{ V}$; 参见图30
电荷注入 Q_{INJ}	-0.6			pC(典型值)	$V_S = 0\text{ V}$, $R_S = 0\ \Omega$, $C_L = 1\text{ nF}$; 参见图32
关断隔离	-80			dB(典型值)	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 100\text{ kHz}$; 参见图25
通道间串扰	-80			dB(典型值)	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$; 参见图28
-3 dB带宽	150			MHz(典型值)	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$; 参见图27
插入损耗	-6			dB(典型值)	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$; 参见图27
C_S (Off)	3			pF(典型值)	$V_S = 0\text{ V}$, $f = 1\text{ MHz}$
C_D (Off)	26			pF(典型值)	$V_S = 0\text{ V}$, $f = 1\text{ MHz}$
C_D , C_S (On)	30			pF(典型值)	$V_S = 0\text{ V}$, $f = 1\text{ MHz}$
电源要求					$V_{DD} = +22\text{ V}$, $V_{SS} = -22\text{ V}$
I_{DD}	50			μA (典型值)	数字输入 = 0 V或 V_{DD}
	70		110	μA (最大值)	
I_{SS}	0.001			μA (典型值)	数字输入 = 0 V或 V_{DD}
			1	μA (最大值)	
V_{DD}/V_{SS}			$\pm 9/\pm 22$	V(最小值/最大值)	$GND = 0\text{ V}$

¹通过设计保证, 但未经生产测试。

12 V单电源

除非另有说明, $V_{DD} = 12\text{ V} \pm 10\%$, $V_{SS} = 0\text{ V}$, $GND = 0\text{ V}$ 。

表3

参数	25°C	-40°C至+85°C	-40°C至+125°C	单位	测试条件/注释
模拟开关					
模拟信号范围			0 V至 V_{DD}	V(最大值)	
导通电阻 R_{ON}	340 500	610	700	Ω (典型值) Ω (最大值)	$V_S = 0\text{ V}$ 至 10 V , $I_S = -1\text{ mA}$; 参见图24 $V_{DD} = 10.8\text{ V}$, $V_{SS} = 0\text{ V}$
通道间导通电阻匹配 ΔR_{ON}	5			Ω (典型值)	$V_S = 0\text{ V}$ to 10 V , $I_S = -1\text{ mA}$
导通电阻平坦度 $R_{FLAT(ON)}$	20 145 280	21 335	22 370	Ω (最大值) Ω (典型值) Ω (最大值)	$V_S = 0\text{ V}$ to 10 V , $I_S = -1\text{ mA}$
漏电流					$V_{DD} = 13.2\text{ V}$, $V_{SS} = 0\text{ V}$
源极关断泄漏 I_S (Off)	0.01 0.1	0.2	0.4	nA(典型值) nA(最大值)	$V_S = 1\text{ V}/10\text{ V}$, $V_D = 10\text{ V}/1\text{ V}$; 参见图23
漏极关断泄漏 I_D (Off)	0.01 0.1	0.4	1.2	nA(典型值) nA(最大值)	$V_S = 1\text{ V}/10\text{ V}$, $V_D = 10\text{ V}/1\text{ V}$; 参见图23
通道接通泄漏 I_D 、 I_S (On)	0.02 0.2	0.5	1.2	nA(典型值) nA(最大值)	$V_S = V_D = 1\text{ V}/10\text{ V}$; 参见图26
数字输入					
输入高电压 V_{INH}			2.0	V(最小值)	
输入低电压 V_{INL}			0.8	V(最大值)	
输入电流 I_{INH} 或 I_{INL}	0.002		± 0.1	μA (典型值) μA (最大值)	$V_{IN} = V_{GND}$ 或 V_{DD}
数字输入电容 C_{IN}	3			pF(典型值)	
动态特性 ¹					
转换时间 $t_{TRANSITION}$	240 350	445	515	ns(典型值) ns(最大值)	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$ $V_S = 8\text{ V}$; 参见图29
t_{ON} (EN)	250 335	420	485	ns(典型值) ns(最大值)	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$ $V_S = 8\text{ V}$; 参见图31
t_{OFF} (EN)	160 195	220	240	ns(典型值) ns(最大值)	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$ $V_S = 8\text{ V}$; 参见图31
先开后合时间延迟 t_D	140		60	ns(典型值) ns(最小值)	$R_L = 300\ \Omega$, $C_L = 35\text{ pF}$ $V_{S1} = V_{S2} = 8\text{ V}$; 参见图30
电荷注入 Q_{INU}	-1.2			pC(典型值)	$V_S = 6\text{ V}$, $R_S = 0\ \Omega$, $C_L = 1\text{ nF}$; 参见图32
关断隔离	-80			dB(典型值)	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$; 参见图25
通道间串扰	-80			dB(典型值)	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$; 参见图28
-3 dB Bandwidth	106			MHz(典型值)	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$; 参见图27
插入损耗	-11			dB(典型值)	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$; 参见图27
C_S (Off)	3.5			pF(典型值)	$V_S = 6\text{ V}$, $f = 1\text{ MHz}$
C_D (Off)	29			pF(典型值)	$V_S = 6\text{ V}$, $f = 1\text{ MHz}$
C_D , C_S (On)	33			pF(典型值)	$V_S = 6\text{ V}$, $f = 1\text{ MHz}$
电源要求					$V_{DD} = 13.2\text{ V}$
I_{DD}	40		65	μA (典型值) μA (最大值)	数字输入 = 0 V或 V_{DD}
V_{DD}			9/40	V(最小值/ 最大值)	$GND = 0\text{ V}$, $V_{SS} = 0\text{ V}$

¹ 通过设计保证, 但未经生产测试。

ADG5204

36 V单电源

除非另有说明, $V_{DD} = 36 V \pm 10\%$, $V_{SS} = 0 V$, $GND = 0 V$ 。

表4

参数	25°C	-40°C至+85°C	-40°C至+125°C	单位	测试条件/注释
模拟开关					
模拟信号范围			0 V至 V_{DD}	V(最大值)	
导通电阻 R_{ON}	150 170	215	245	Ω (典型值) Ω (最大值)	$V_S = 0 V$ 至30 V, $I_S = -1 mA$; 参见图24 $V_{DD} = 32.4 V, V_{SS} = 0 V$
通道间导通电阻匹配 ΔR_{ON}	4.5			Ω (典型值)	$V_S = 0 V$ to 30 V, $I_S = -1 mA$
导通电阻平坦度 $R_{FLAT(ON)}$	8 35 50	9 60	10 65	Ω (最大值) Ω (典型值) Ω (最大值)	$V_S = 0 V$ to 30 V, $I_S = -1 mA$
漏电流					$V_{DD} = 39.6 V, V_{SS} = 0 V$
源极关断泄漏 I_S (Off)	0.01 0.1	0.2	0.4	nA(典型值) nA(最大值)	$V_S = 1 V/30 V, V_D = 30 V/1 V$; 参见图23
漏极关断泄漏 I_D (Off)	0.01 0.1	0.4	1.2	nA(典型值) nA(最大值)	$V_S = 1 V/30 V, V_D = 30 V/1 V$; 参见图23
通道接通泄漏 I_D, I_S (On)	0.02 0.2	0.5	1.2	nA(典型值) nA(最大值)	$V_S = V_D = 1 V/30 V$; 参见图26
数字输入					
输入高电压 V_{INH}			2.0	V(最小值)	
输入低电压 V_{INL}			0.8	V(最大值)	
输入电流 I_{INH} 或 I_{INL}	0.002		± 0.1	μA (典型值) μA (最大值)	$V_{IN} = V_{GND}$ 或 V_{DD}
数字输入电容 C_{IN}	3			pF(典型值)	
动态特性 ¹					
转换时间 $t_{TRANSITION}$	180 250	275	305	ns(典型值) ns(最大值)	$R_L = 300 \Omega, C_L = 35 pF$ $V_S = 18 V$; 参见图29
t_{ON} (EN)	170 220	251	285	ns(典型值) ns(最大值)	$R_L = 300 \Omega, C_L = 35 pF$ $V_S = 18 V$; 参见图31
t_{OFF} (EN)	170 210	215	220	ns(典型值) ns(最大值)	$R_L = 300 \Omega, C_L = 35 pF$ $V_S = 18 V$; 参见图31
先开后合时间延迟 t_D	80		30	ns(典型值) ns(最小值)	$R_L = 300 \Omega, C_L = 35 pF$ $V_{S1} = V_{S2} = 18 V$; 参见图30
电荷注入 Q_{INU}	-0.6			pC(典型值)	$V_S = 18 V, R_S = 0 \Omega, C_L = 1 nF$; 参见图32
关断隔离	-80			dB(典型值)	$R_L = 50 \Omega, C_L = 5 pF, f = 1 MHz$; 参见图25
通道间串扰	-80			dB(典型值)	$R_L = 50 \Omega, C_L = 5 pF, f = 1 MHz$; 参见图28
-3 dB带宽	136			MHz(典型值)	$R_L = 50 \Omega, C_L = 5 pF$; 参见图27
插入损耗	-6.7			dB(典型值)	$R_L = 50 \Omega, C_L = 5 pF, f = 1 MHz$; 参见图27
C_S (Off)	3			pF(典型值)	$V_S = 18 V, f = 1 MHz$
C_D (Off)	26			pF(典型值)	$V_S = 18 V, f = 1 MHz$
C_D, C_S (On)	30			pF(典型值)	$V_S = 18 V, f = 1 MHz$
电源要求					$V_{DD} = 39.6 V$
I_{DD}	85 100		130	μA (典型值) μA (最大值)	数字输入 = 0 V或 V_{DD}
V_{DD}			9/40	V(最小值/ 最大值)	$GND = 0 V, V_{SS} = 0 V$

¹通过设计保证, 但未经生产测试。

每通道连续电流, Sx或D

表5

参数	25°C	85°C	125°C	单位
连续电流, Sx或D引脚				
$V_{DD} = +15\text{ V}, V_{SS} = -15\text{ V}$				
TSSOP ($\theta_{JA} = 112.6^\circ\text{C/W}$)	24.5	7.5	2.8	mA(最大值)
LFCSP ($\theta_{JA} = 30.4^\circ\text{C/W}$)	35.7	7.7	2.8	mA(最大值)
$V_{DD} = +20\text{ V}, V_{SS} = -20\text{ V}$				
TSSOP ($\theta_{JA} = 112.6^\circ\text{C/W}$)	26	7.5	2.8	mA(最大值)
LFCSP ($\theta_{JA} = 30.4^\circ\text{C/W}$)	37	7.7	2.8	mA(最大值)
$V_{DD} = 12\text{ V}, V_{SS} = 0\text{ V}$				
TSSOP ($\theta_{JA} = 112.6^\circ\text{C/W}$)	18	7	2.8	mA(最大值)
LFCSP ($\theta_{JA} = 30.4^\circ\text{C/W}$)	28	7.7	2.8	mA(最大值)
$V_{DD} = 36\text{ V}, V_{SS} = 0\text{ V}$				
TSSOP ($\theta_{JA} = 112.6^\circ\text{C/W}$)	30	7.7	2.8	mA(最大值)
LFCSP ($\theta_{JA} = 30.4^\circ\text{C/W}$)	41	7.7	2.8	mA(最大值)

绝对最大额定值

除非另有说明， $T_A = 25^\circ\text{C}$ 。

表6

参数	额定值
V_{DD} 至 V_{SS}	48 V
V_{DD} 至GND	-0.3 V至+48 V
V_{SS} 至GND	+0.3 V至-48 V
模拟输入 ¹	$V_{SS} - 0.3 \text{ V}$ 至 $V_{DD} + 0.3 \text{ V}$ 或 30 mA，以最先出现者为准
数字输入 ¹	$V_{SS} - 0.3 \text{ V}$ 至 $V_{DD} + 0.3 \text{ V}$ 或 30 mA，以最先出现者为准
峰值电流，Sx或D引脚	81 mA (1 ms脉冲， 最大10%占空比)
连续电流，Sx或D ²	数据 + 15%
工作温度范围	-40°C至+125°C
存储温度范围	-65°C至+150°C
结温	150°C
热阻 θ_{JA}	
16引脚TSSOP， θ_{JA} 热阻 (4层板)	112.6°C/W
16引脚LFCSP， θ_{JA} 热阻 (4层板)	30.4°C/W
回流焊峰值温度，无铅	260(+0/-5)°C

¹ Sx和D引脚上的过压由内部二极管箝位。电流以给出的最大额定值为限。

² 参见表5。

注意，超出上述绝对最大额定值可能会导致器件永久性损坏。这只是额定最值，不表示在这些条件下或者在任何其它超出本技术规范操作章节中所示规格的条件下，器件能够正常工作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

任何时候只能使用一个绝对最大额定值。

ESD警告



ESD(静电放电)敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量ESD时，器件可能会损坏。因此，应当采取适当的ESD防范措施，以避免器件性能下降或功能丧失。

引脚配置和功能描述

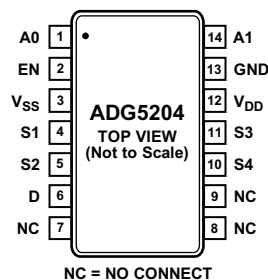
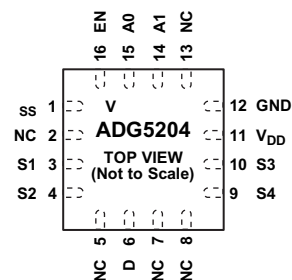


图2. TSSOP引脚配置



NOTES
1. NC = NO CONNECT.
2. EXPOSED PAD TIED TO SUBSTRATE, V_{SS}.

图3. LFCSP引脚配置

表7. 引脚功能描述

引脚编号		引脚名称	描述
TSSOP	LFCSP		
1	15	A0	逻辑控制输入。
2	16	EN	高电平有效数字输入。当此引脚处于低电平时，器件禁用，所有开关断开。当此引脚为高电平时，Ax逻辑输入决定接通哪些开关。
3	1	V _{SS}	最低负电源电位。
4	3	S1	源极引脚。可以是输入或输出。
5	4	S2	源极引脚。可以是输入或输出。
6	6	D	漏极引脚。可以是输入或输出。
7 to 9	2, 5, 7, 8, 13	NC	不连接。这些引脚开路。
10	9	S4	源极引脚。可以是输入或输出。
11	10	S3	源极引脚。可以是输入或输出。
12	11	V _{DD}	最高正电源电位。
13	12	GND	地(0 V)参考。
14	14	A1	逻辑控制输入。
N/A ¹	EP	Exposed Pad	裸露焊盘。裸露焊盘内部连接。为提高焊接接头的可靠性并实现最大散热效果，建议将焊盘焊接到基板V _{SS} 。

¹ N/A表示不适用。

真值表

表8

EN	A1	A0	S1	S2	S3	S4
0	X ¹	X ¹	关	关	关	关
1	0	0	关	关	关	关
1	0	1	关	关	关	关
1	1	0	关	关	关	关
1	1	1	关	关	关	关

¹ X表示无关。

典型工作特性

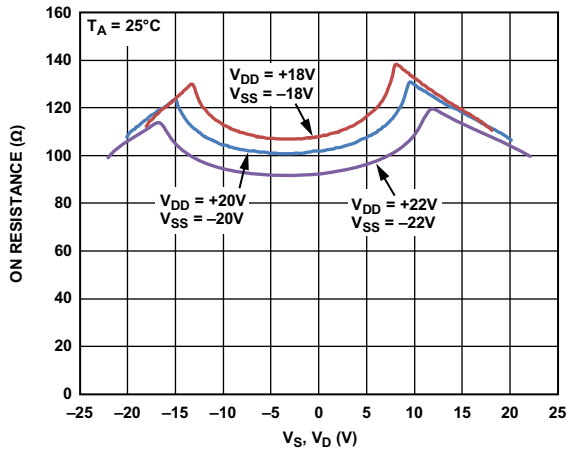


图4. R_{ON} 与 V_D 或 V_S 的关系(双电源)

09768-104

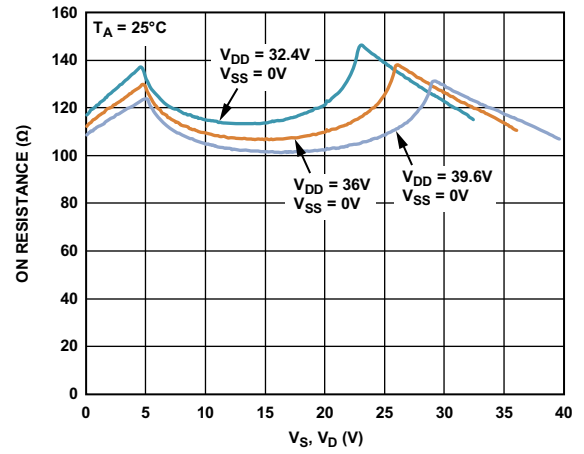


图7. R_{ON} 与 V_D 或 V_S 的关系(单电源)

09768-107

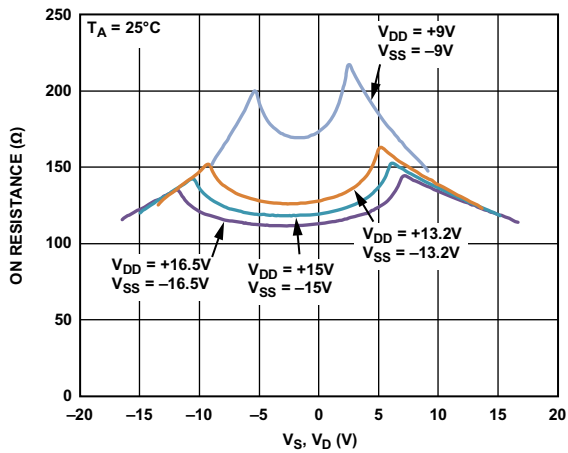


图5. R_{ON} 与 V_D 或 V_S 的关系(双电源)

09768-105

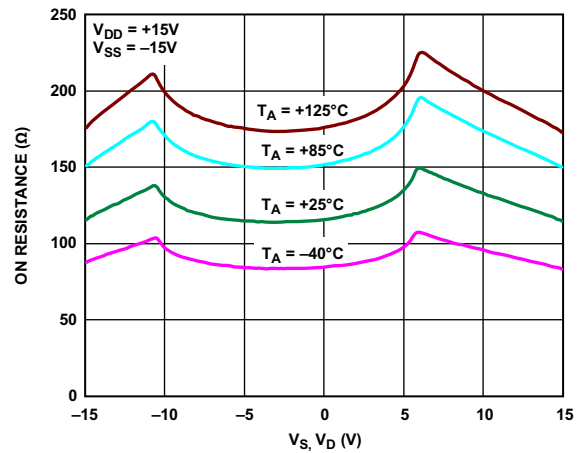


图8. 不同温度下 R_{ON} 与 V_D 或 V_S 的关系 ($\pm 15V$ 双电源)

09768-108

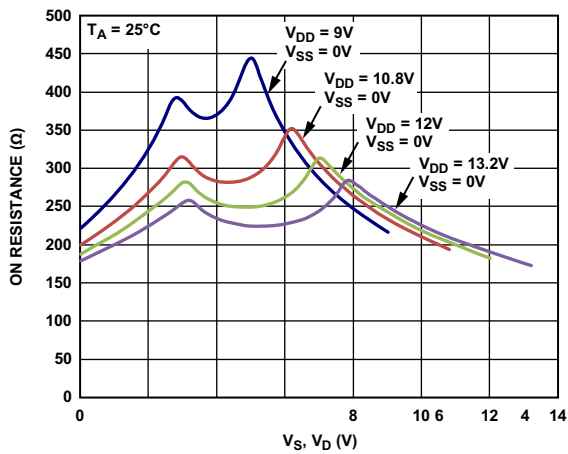


图6. R_{ON} 与 V_D 或 V_S 的关系(单电源)

09768-106

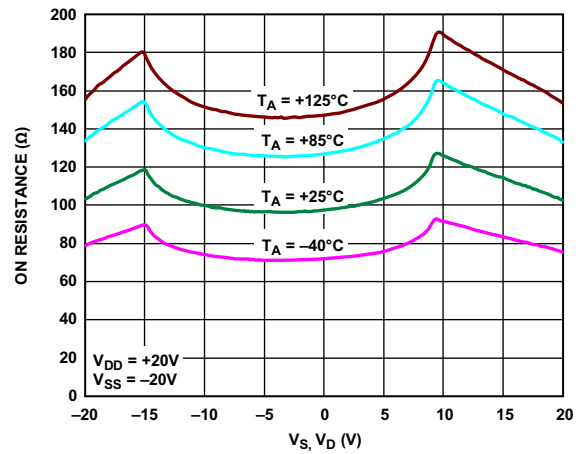


图9. 不同温度下 R_{ON} 与 V_D 或 V_S 的关系 ($\pm 20V$ 双电源)

09768-109

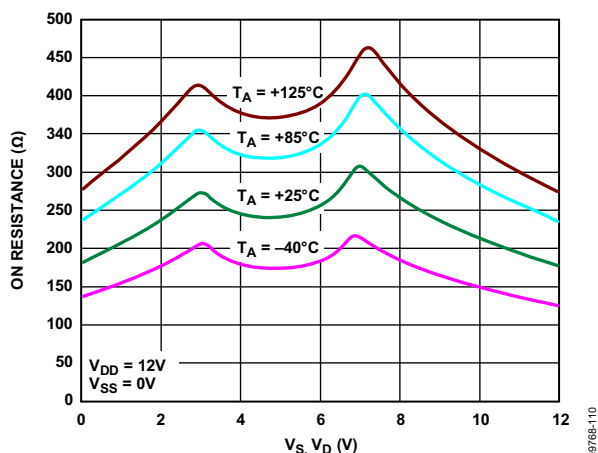


图10. 不同温度下 R_{ON} 与 V_D 或 V_S 的关系 (12 V单电源)

09765-110

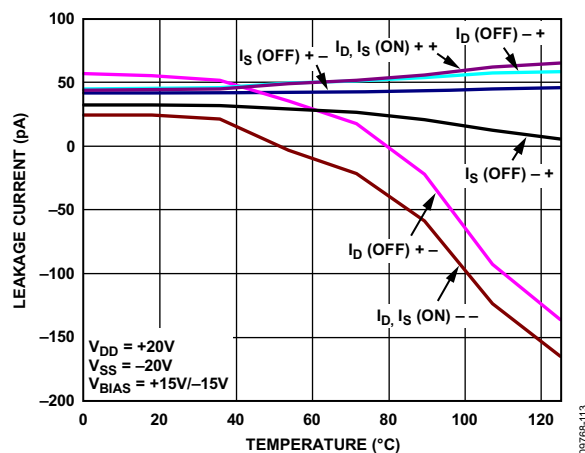


图13. 漏电流与温度的关系(±20 V双电源)

09765-113

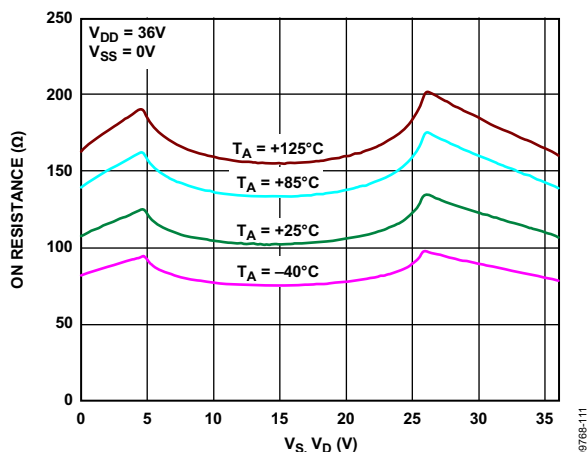


图11. 不同温度下 R_{ON} 与 V_D 或 V_S 的关系 (36 V单电源)

09765-111

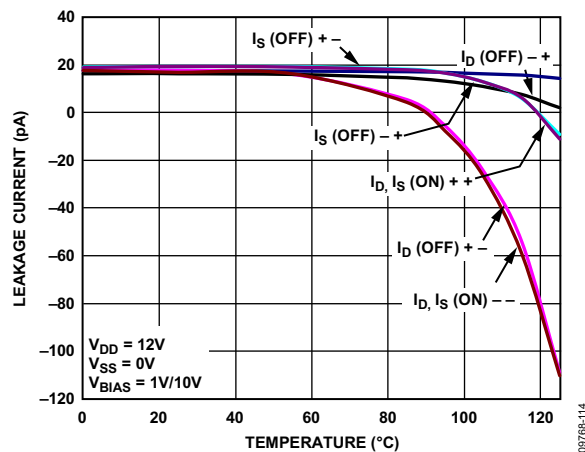


图14. 漏电流与温度的关系(12 V单电源)

09765-114

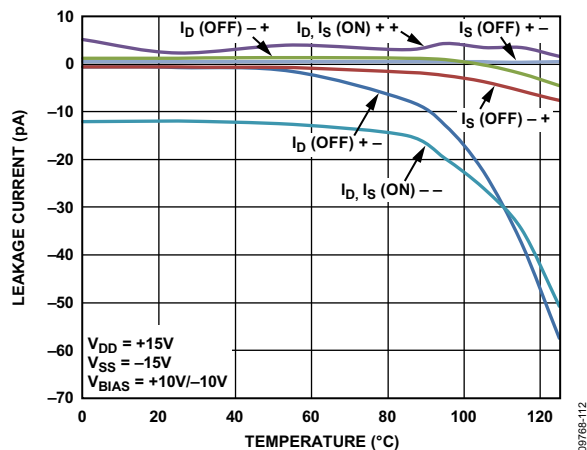


图12. 漏电流与温度的关系(±15 V双电源)

09765-112

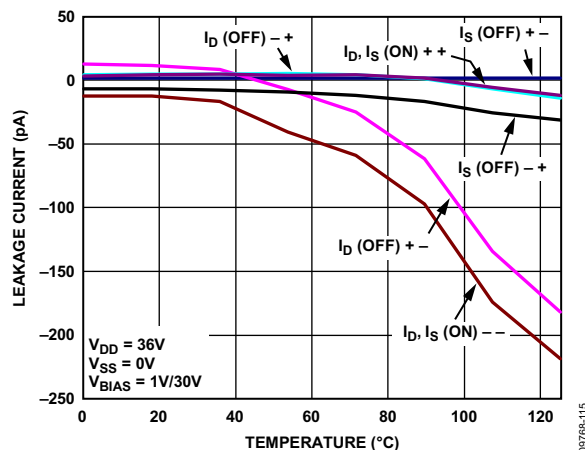


图15. 漏电流与温度的关系(36 V单电源)

09765-115

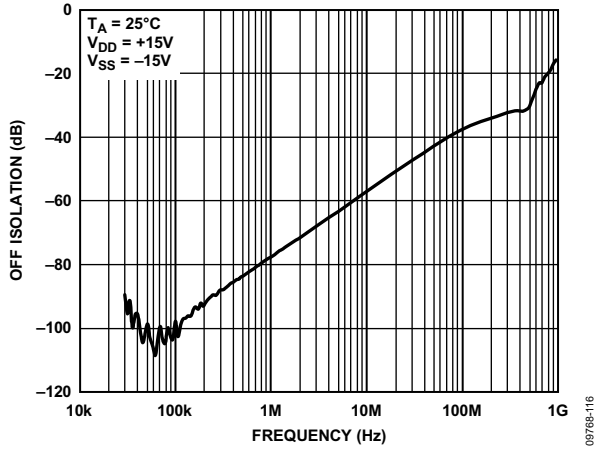


图16. 关断隔离与频率的关系(±15 V双电源)

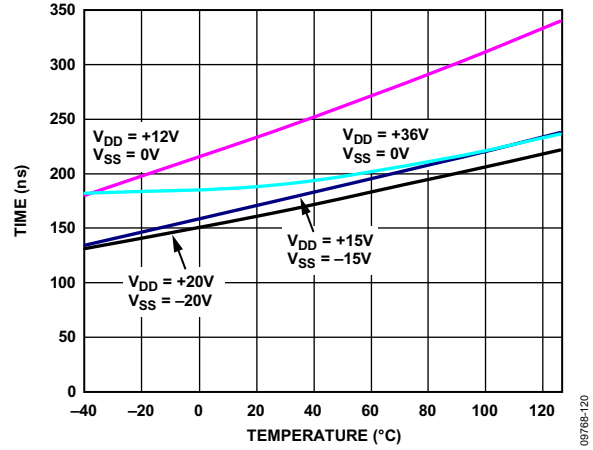


图19. 转换时间与温度的关系

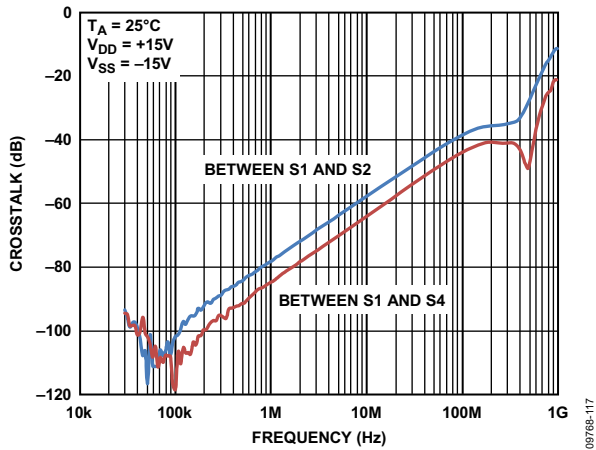


图17. 串扰与频率的关系(±15 V双电源)

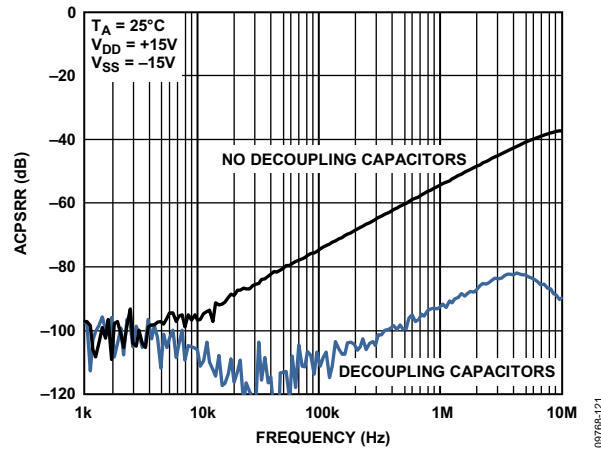


图20. ACPSRR与频率的关系(±15 V双电源)

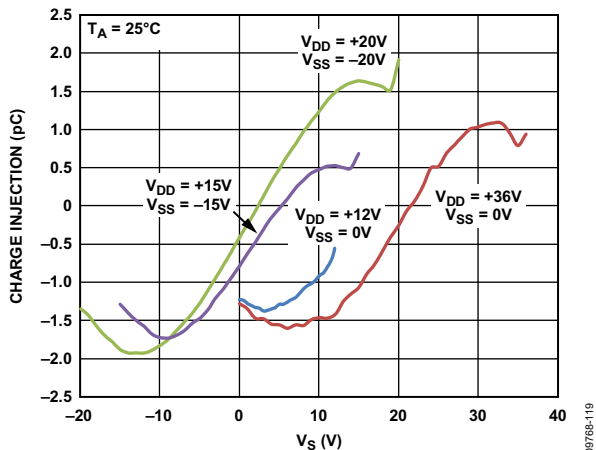


图18. 电荷注入与源电压的关系

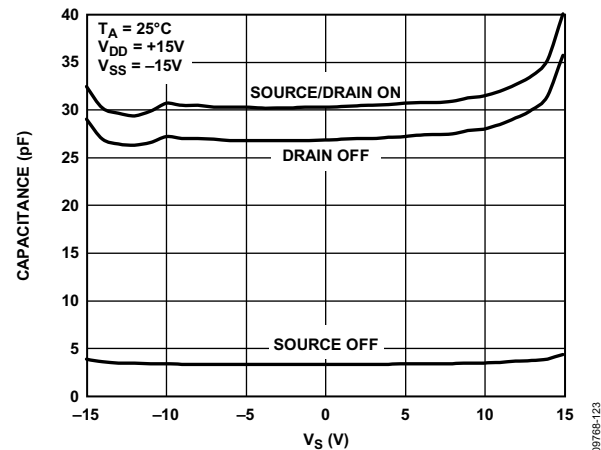


图21. 电容与源电压的关系(双电源)

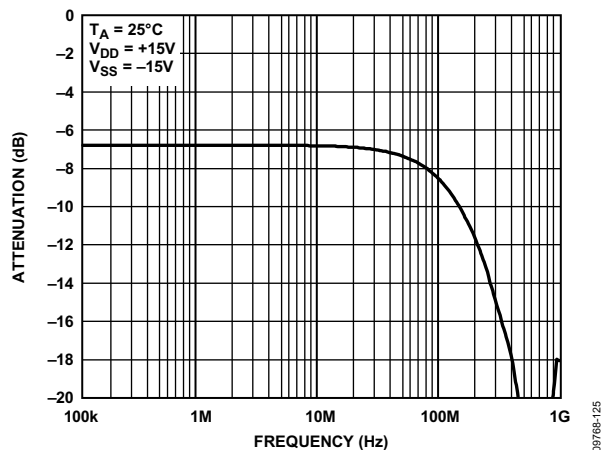


图22. 带宽

测试电路

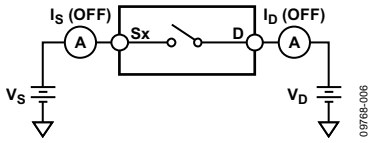


图23. 关断泄漏

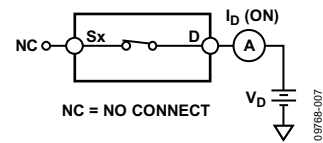


图26. 接通泄漏

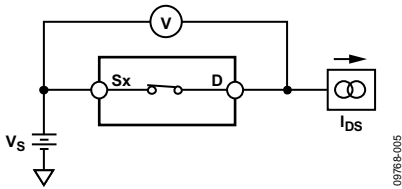


图24. 导通电阻

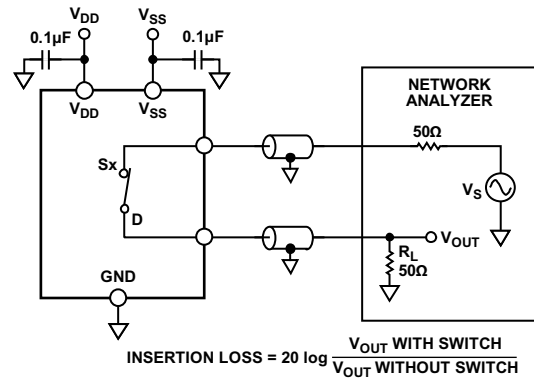


图27. 带宽

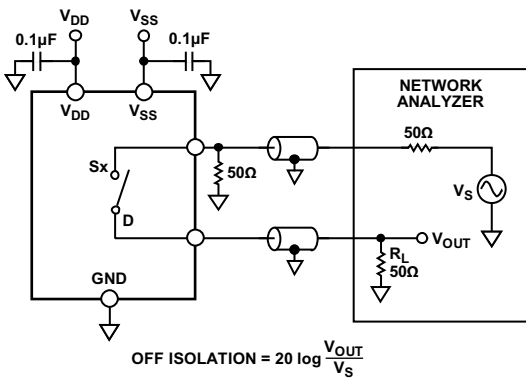


图25. 关断隔离

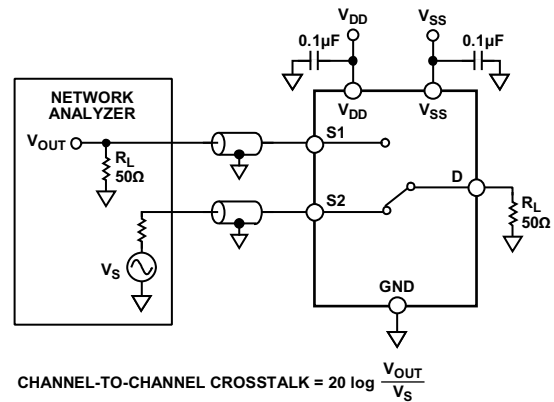


图28. 通道间串扰

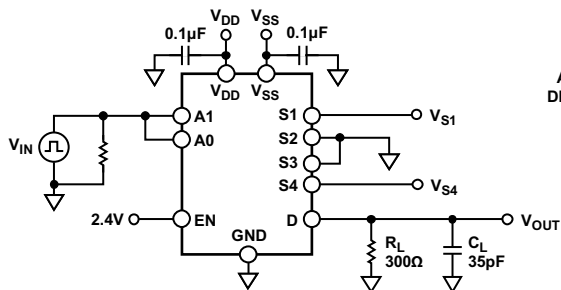
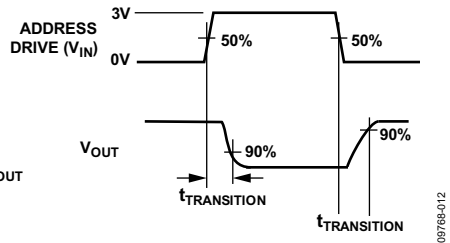


图29. 输出开关时间



09768-012

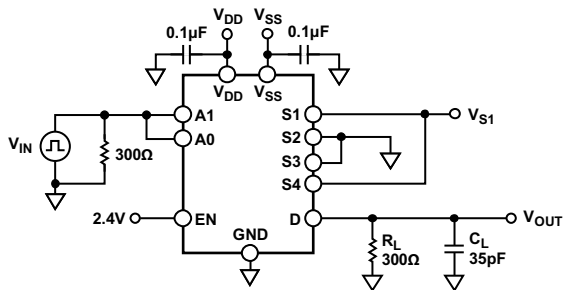
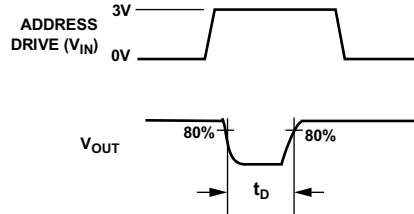


图30. 先开后合时间延迟 t_D



09768-013

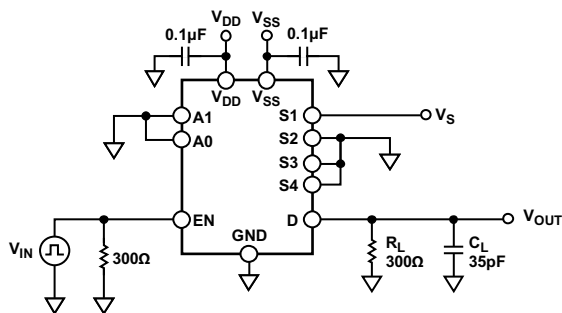
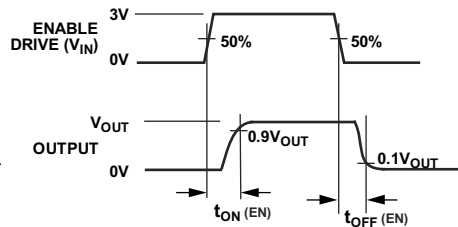


图31. 使能到输出开关延迟



09768-014

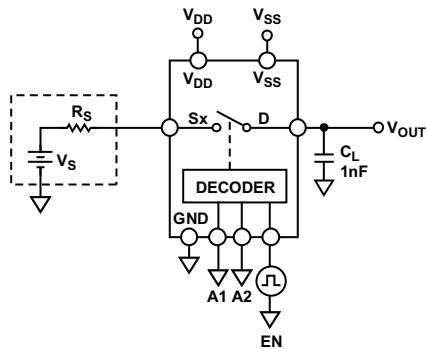
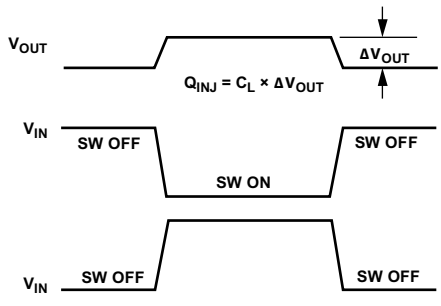


图32. 电荷注入



09768-015

术语

I_{DD}

正电源电流。

I_{SS}

负电源电流。

V_D, V_S

引脚D和引脚S上的模拟电压。

R_{ON}

引脚D与引脚S之间的电阻(欧姆)。

$R_{FLAT(ON)}$

表示一种平坦度，定义为在额定模拟信号范围内测得的导通电阻最大值与最小值之差。

I_S (Off)

开关断开时的源极漏电流。

I_D (Off)

开关断开时的漏极漏电流。

I_D, I_S (On)

开关接通时的通道漏电流。

V_{INL}

逻辑0的最大输入电压。

V_{INH}

逻辑1的最小输入电压。

I_{INL}, I_{INH}

数字输入的输入电流。

C_S (Off)

开关断开时的源极电容，以地为参考进行测量。

C_D (Off)

开关断开时的漏极电容，以地为参考进行测量。

C_D (On), C_S (On)

开关接通时的电容，以地为参考进行测量。

C_{IN}

数字输入电容。

$t_{TRANSITION}$

从一个地址状态切换到另一个地址状态时，数字输入的50%点与通电的90%点之间的延迟时间。

t_{ON} (EN)

施加数字控制输入与输出开启之间的延迟时间。参见图31。

t_{OFF} (EN)

施加数字控制输入与输出关闭之间的延迟时间。参见图31。

电荷注入

衡量开关期间从数字输入传输到模拟输出的毛刺脉冲。

关断隔离

衡量通过断开开关耦合的无用信号。

串扰

衡量寄生电容引起的从一个通道耦合到另一个通道的无用信号。

带宽

输出衰减3 dB的频率。

开启响应

开关接通时的频率响应。

插入损耗

开关导通电阻引起的损耗。

交流电源抑制比(ACPSRR)

输出信号的幅度与调制幅度的比值，用于衡量器件避免将电源电压引脚上的噪声和杂散信号耦合到开关输出端的能力。该器件的直流电压由一个0.62 V p-p的正弦波调制。

沟道隔离

在ADG5204中，各CMOS开关的NMOS与PMOS晶体管之间有一个绝缘氧化物层(沟道)。因此，它与结隔离式开关不同，晶体管之间不存在寄生结，从而彻底消除了闩锁现象。

在结隔离中，PMOS和NMOS晶体管的N井和P井形成一个二极管；在正常工作条件下，该二极管反向偏置。但在过压条件下，该二极管可能变成正偏。两个晶体管形成一个硅控整流器(SCR)型电路，导致电流被显著放大，进而引起闩锁。使用沟道隔离则无需该二极管，因此开关不会发生闩锁。

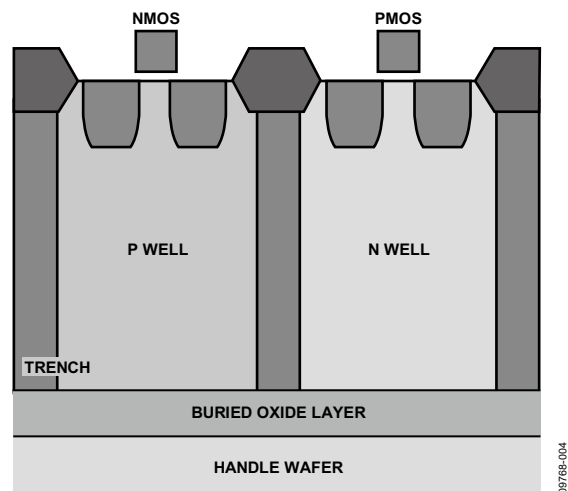


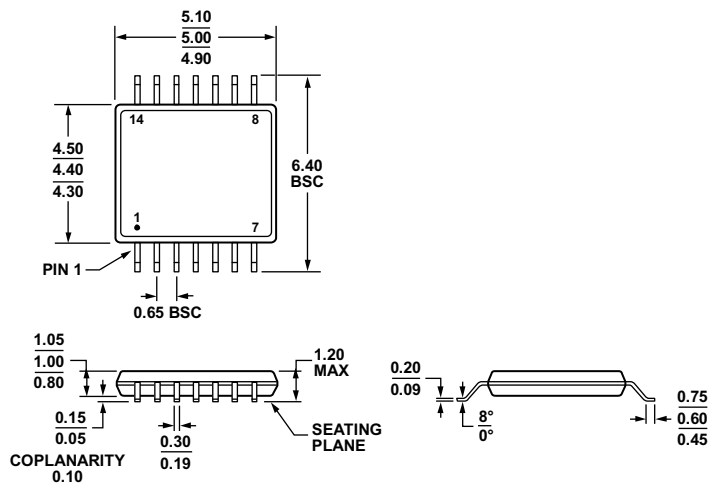
图33. 沟道隔离

应用信息

ADG52xx系列开关和多路复用器为易于发生闩锁现象的仪器仪表、工业、汽车、航空航天应用和其它恶劣环境提供了稳定可靠的解决方案；闩锁是指一种可能导致器件故障的不良高电流状态，它在关闭电源之前会持续存在。

ADG5204高压多路复用器支持9 V至40 V的单电源供电和 ± 9 V至 ± 22 V的双电源供电。

外形尺寸

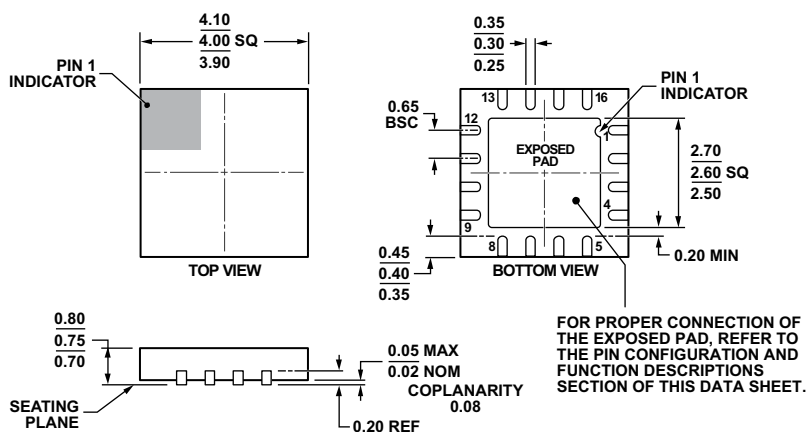


COMPLIANT TO JEDEC STANDARDS MO-153-AB-1

图34. 14引脚超薄紧缩小型封装[TSSOP]
(RU-14)

图示尺寸单位: mm

061908-A



COMPLIANT TO JEDEC STANDARDS MO-220-WGGC.

图35. 16引脚引脚架构芯片级封装[LFCSP_WQ]
4 mm x 4 mm超薄体 (CP-16-17)

图示尺寸单位: mm

08-16-2010-C

订购指南

型号 ¹	温度范围	封装描述	封装选项
ADG5204BRUZ	-40°C至+125°C	14引脚超薄紧缩小型封装[TSSOP]	RU-14
ADG5204BRUZ-RL7	-40°C至+125°C	14引脚超薄紧缩小型封装[TSSOP]	RU-14
ADG5204BCPZ-RL7	-40°C至+125°C	16引脚引脚架构芯片级封装[LFCSP_WQ]	CP-16-17

¹ Z = 符合RoHS标准的器件。

注释