

### 特性

- 无滤波、数字输入D类放大器
- 独立工作或I<sup>2</sup>C控制
- 串行数字音频接口支持各种常见音频格式：I<sup>2</sup>S、左对齐、右对齐、TDM1-16和PCM
- 采用5 V电源时能够以2.31 W功率驱动4 Ω负载、以1.35 W功率驱动8 Ω负载，且THD + N等于1%
- 采用12引脚1.4 mm × 1.7 mm × 0.4 mm间距WLCSP封装
- 满量程条件下驱动8 Ω负载的效率为90%
- 1.8 V/3.6 V时带负载的空闲功耗为9 mW
- SNR = 98 dB, A加权
- PSRR = 80 dB(217 Hz, 扰动输入)
- 支持宽范围采样速率：8.0 kHz至48.0 kHz
- 自动采样速率和MCLK速率检测
- 工作无需BCLK
- 扬声器工作电源电压PV<sub>DD</sub>：2.5 V至5.5 V
- 工作电压V<sub>DD</sub>：1.5 V至3.6 V
- 爆音与咔嚓声抑制
- 带自动恢复功能的短路和热保护
- 未检测到输入信号时智能关断
- 上电复位
- 低电磁辐射(EMI)

### 概述

SSM2519是一款内置数模转换器(DAC)和Σ-Δ D类调制器的数字输入D类功率放大器。它采用独特架构，处理数字音频源时实际功耗极低，同时又具备出色的音频性能。SSM2519特别适合对功耗敏感的应用，例如移动电话和便携式媒体播放器，这些情况下系统噪声会破坏小模拟信号，比如发送至模拟输入音频放大器的信号。

利用SSM2519，音频数据可以通过标准数字音频串行接口传送到放大器，从而大大降低GSM干扰或传输音频上其他数字信号等噪声源的影响。闭环数字输入设计保留了全数字式放大器的优势，同时又具有极佳的PSRR和音频性能。三级Σ-Δ D类调制器能在不影响音频质量的情况下，实现最小的EMI干扰、最低的静态功耗和最高的音频效率。

### 应用

- 移动电话
- 便携式媒体播放器
- 笔记本电脑
- 无线扬声器
- 便携式游戏机
- 导航系统

功能框图

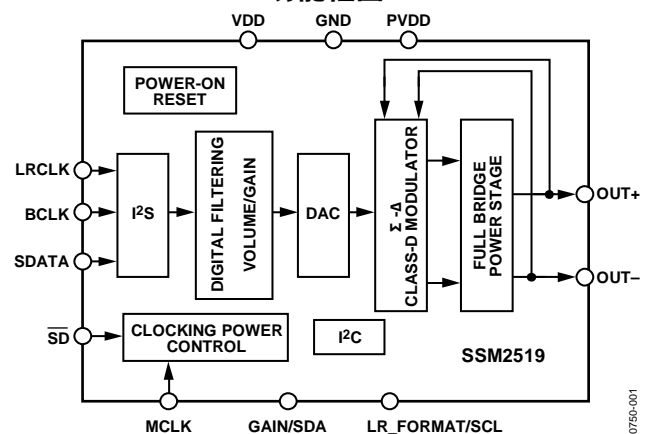


图1

输入通过可编程串行音频接口提供，能够接受包括I<sup>2</sup>S、左对齐(L)、右对齐(R)、TDM和PCM在内的所有常见音频格式。SSM2519可以在具有或不具有I<sup>2</sup>C等控制接口的情况下工作，而同类器件通常需要这种控制接口。不使用I<sup>2</sup>C控制时，可通过数个控制引脚来选择工作方式。SSM2519可以接受各种MCLK输入频率，在某些配置中还可将BCLK用作时钟源。该器件会自动检测输入采样速率和MCLK速率。

SSM2519的架构提供的解决方案比现有的DAC和D类解决方案功耗更低且性能更高。其数字接口还可为具有唯一数字音频源的其他产品提供更好的系统解决方案，例如无线扬声器、笔记本电脑、便携式数字电视和导航系统等。

SSM2519的额定温度范围为-40°C至+85°C工业温度范围。它内置热关断和输出短路保护功能，采用12引脚、1.4 mm × 1.7 mm晶圆级芯片规模封装(WLCSP)。

### Rev. 0

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.  
Tel: 781.329.4700  
Fax: 781.461.3113  
www.analog.com  
©2012 Analog Devices, Inc. All rights reserved.

# SSM2519

## 目录

特性.....	1	音量控制.....	14
应用.....	1	模拟增益.....	14
功能框图.....	1	故障检测和恢复.....	14
概述.....	1	数字音频格式.....	15
修订历史.....	2	立体声模式.....	15
技术规格.....	3	TDM、50%占空比模式.....	15
性能规格.....	3	TDM、脉冲模式.....	15
电源要求.....	4	PCM、多声道模式.....	16
数字输入/输出.....	4	PCM、单声道模式.....	16
数字时序.....	4	I <sup>2</sup> C配置接口.....	17
绝对最大额定值.....	6	概述.....	17
热阻.....	6	寄存器汇总.....	19
ESD警告.....	6	寄存器详解.....	20
引脚配置和功能描述.....	7	软件复位和主机软件关断控制寄存器.....	20
典型工作特性.....	8	边沿速度、功率和定时控制寄存器.....	21
工作原理.....	12	串行音频接口和采样速率控制寄存器.....	22
概述.....	12	串行音频接口控制寄存器.....	23
独立工作和I <sup>2</sup> C工作模式.....	12	通道映射控制寄存器.....	24
主时钟和位时钟.....	12	音量控制寄存器.....	25
数字输入串行音频接口.....	13	增益和静音控制寄存器.....	26
通道映射.....	13	故障控制寄存器.....	27
电源.....	13	外形尺寸.....	28
功率控制.....	14	订购指南.....	28
上电复位/电压监控器.....	14		
低功耗模式.....	14		

## 修订历史

2012年7月—修订版0：初始版

## 技术规格

除非另有说明,  $PV_{DD} = 5.0\text{ V}$ ;  $V_{ODD} = 1.8\text{ V}$ ;  $f_s = 48\text{ kHz}$ ;  $MCLK = 128 \times f_s$ ;  $T_A = 25\text{ C}$ ;  $R_L = 8\ \Omega + 15\ \mu\text{H}$ ; 默认I<sup>2</sup>C设置; 音量控制0 dB设置。

## 性能规格

表1.

参数	符号	测试条件/注释	最小值	典型值	最大值	单位
器件特性						
输出功率	$P_{OUT}$	$R_L = 4\ \Omega$ , THD + N = 1%, $f = 1\text{ kHz}$ , BW = 20 kHz, $PV_{DD} = 5.0\text{ V}$ $R_L = 4\ \Omega$ , THD + N = 10%, $f = 1\text{ kHz}$ , BW = 20 kHz, $PV_{DD} = 5.0\text{ V}$ $R_L = 8\ \Omega$ , THD + N = 1%, $f = 1\text{ kHz}$ , BW = 20 kHz, $PV_{DD} = 5.0\text{ V}$ $R_L = 8\ \Omega$ , THD + N = 10%, $f = 1\text{ kHz}$ , BW = 20 kHz, $PV_{DD} = 5.0\text{ V}$ $R_L = 4\ \Omega$ , THD + N = 1%, $f = 1\text{ kHz}$ , BW = 20 kHz, $PV_{DD} = 3.6\text{ V}$ $R_L = 4\ \Omega$ , THD + N = 10%, $f = 1\text{ kHz}$ , BW = 20 kHz, $PV_{DD} = 3.6\text{ V}$ $R_L = 8\ \Omega$ , THD + N = 1%, $f = 1\text{ kHz}$ , BW = 20 kHz, $PV_{DD} = 3.6\text{ V}$ $R_L = 8\ \Omega$ , THD + N = 10%, $f = 1\text{ kHz}$ , BW = 20 kHz, $PV_{DD} = 3.6\text{ V}$ $R_L = 4\ \Omega$ , THD + N = 1%, $f = 1\text{ kHz}$ , BW = 20 kHz, $PV_{DD} = 2.5\text{ V}$ $R_L = 4\ \Omega$ , THD + N = 10%, $f = 1\text{ kHz}$ , BW = 20 kHz, $PV_{DD} = 2.5\text{ V}$ $R_L = 8\ \Omega$ , THD + N = 1%, $f = 1\text{ kHz}$ , BW = 20 kHz, $PV_{DD} = 2.5\text{ V}$ $R_L = 8\ \Omega$ , THD + N = 10%, $f = 1\text{ kHz}$ , BW = 20 kHz, $PV_{DD} = 2.5\text{ V}$	2.31 2.75 1.35 1.68 1.13 1.4 0.69 0.85 0.48 0.6 0.31 0.39			W W W W W W W W W W W W
效率	$\eta$	$P_{OUT} = 2\text{ W}$ , $4\ \Omega$ , $PV_{DD} = 5.0\text{ V}$ $P_{OUT} = 1.4\text{ W}$ , $8\ \Omega$ , $PV_{DD} = 5.0\text{ V}$ , 正常工作	84 90.2			% %
总谐波失真加噪声	THD + N	$P_{OUT} = 1\text{ W}$ 驱动 $8\ \Omega$ 负载, $f = 1\text{ kHz}$ , $PV_{DD} = 5.0\text{ V}$ $P_{OUT} = 0.5\text{ W}$ 驱动 $8\ \Omega$ 负载, $f = 1\text{ kHz}$ , $PV_{DD} = 3.6\text{ V}$	0.03 0.03			% %
平均开关频率	$f_{sw}$			305		kHz
差分输出失调	$V_{OOS}$			1		mV
电源抑制比	PSRR <sub>DC</sub> PSRR <sub>GSM</sub>	$PV_{DD} = 2.5\text{ V}$ 至 $5.0\text{ V}$ $V_{RIPPLE} = 100\text{ mV rms}$ at 217 Hz, 扰动输入	70	82 80		dB dB
电源电流(PVDD)	$I_{PVDD}$	扰动输入, $8\ \Omega + 15\ \mu\text{H}$ 负载, $PV_{DD} = 5.0\text{ V}$ 扰动输入, $8\ \Omega + 15\ \mu\text{H}$ 负载, $PV_{DD} = 3.6\text{ V}$ 扰动输入, $8\ \Omega + 15\ \mu\text{H}$ 负载, $PV_{DD} = 2.5\text{ V}$ 扰动输入, $8\ \Omega + 15\ \mu\text{H}$ 负载, $PV_{DD} = 3.6\text{ V}$ (DAC_LPM = 0 且 AMP_LPM = 0)		2.64 2.24 2.02 2.5		mA mA mA mA
电源电流(VDD)	$I_{VDD}$	硬件关断 扰动输入, $V_{DD} = 3.3\text{ V}$ 扰动输入, $V_{DD} = 1.8\text{ V}$ 软件关断, 时钟存在, $V_{DD} = 1.8\text{ V}$ 软件关断, 时钟移除, $V_{DD} = 1.8\text{ V}$ 硬件关断		200 1.14 0.6 86 5 200		nA mA mA $\mu\text{A}$ $\mu\text{A}$ nA
输出噪声电压	$e_n$	$PV_{DD} = 5.0\text{ V}$ , $f = 20\text{ Hz}$ 至 $20\text{ kHz}$ , 扰动输入, A 加权 $PV_{DD} = 3.6\text{ V}$ , $f = 20\text{ Hz}$ 至 $20\text{ kHz}$ , 扰动输入, A 加权, 增益 = $3.6\text{ V}$		37 41		$\mu\text{V}$ $\mu\text{V}$
信噪比	SNR	A 加权参考 $0\text{ dBFS}$ , $PV_{DD} = 5.0\text{ V}$		98		dB
闭环增益	Gain	$0\text{ dBFS}$ 输入, BTL 输出, $f = 1\text{ kHz}$ 增益 = $5.0\text{ V}$ 增益 = $4.2\text{ V}$ 增益 = $3.6\text{ V}$ 增益 = $2\text{ V}$		4.94 4.21 3.69 1.98		V pk V pk V pk V pk

# SSM2519

## 电源要求

表2.

参数	最小值	典型值	最大值	单位
$V_{DD}$	2.5	3.6	5.5	V
$V_{DD}$	1.5	1.8	3.6	V

## 数字输入/输出

表3.

参数	最小值	典型值	最大值	单位	测试条件/注释
输入电压					
高( $V_{IH}$ )	$0.7 \times V_{DD}$		3.6	V	MCLK, BCLK, LRCLK, SDATA
	1.35		5.5	V	$\overline{SD}$ , SDA, SCL
低( $V_{IL}$ )	-0.3		$+0.3 \times V_{DD}$	V	MCLK, BCLK, LRCLK, SDATA
	-0.3		+0.35	V	$\overline{SD}$ , SDA, SCL
输入漏电流					
高( $V_{IH}$ )			1	$\mu A$	不包括MCLK
低( $V_{IL}$ )			1	$\mu A$	不包括MCLK和双向引脚
MCLK输入漏电流					
高( $V_{IH}$ )			3	$\mu A$	
低( $V_{IL}$ )			3	$\mu A$	
输入电容			5	pF	

## 数字时序

所有时序规格均针对串行输入端口的默认设置(I<sup>2</sup>S模式)。

表4.

参数	限值		单位	描述
	最小值	最大值		
主时钟				
$t_{MP}$	74	136	ns	MCLK周期, $256 \times f_s$ 模式(MCS = b0010)
$t_{MP}$	148	271	ns	MCLK周期, $128 \times f_s$ 模式(MCS = b0001)
串行端口				
$t_{BIL}$	40		ns	BCLK低电平脉冲宽度
$t_{BIH}$	40		ns	BCLK高电平脉冲宽度
$t_{LIS}$	10		ns	LRCLK或SDATA边沿到BCLK上升沿的建立时间
$t_{LIH}$	10		ns	BCLK上升沿到LRCLK或SDATA边沿的保持时间
$t_{SIS}$	10		ns	SDATA到BCLK上升沿的建立时间
$t_{SIH}$	10		ns	BCLK上升沿到SDATA的保持时间
I <sup>2</sup> C端口				
$f_{SCL}$		400	kHz	SCL频率
$t_{SCLH}$	0.6		$\mu s$	SCL高电平
$t_{SCLL}$	1.3		$\mu s$	SCL低电平
$t_{SCS}$	0.6		$\mu s$	建立时间; 与重复起始条件相关
$t_{SCH}$	0.6		$\mu s$	保持时间; 此周期结束后, 产生首次时钟
$t_{DS}$	100		ns	数据建立时间
$t_{SCR}$		300	ns	SCL上升时间
$t_{SCF}$		300	ns	SCL下降时间
$t_{SDR}$		300	ns	SDA上升时间
$t_{SDF}$		300	ns	SDA下降时间
$t_{BFT}$	0.6		$\mu s$	总线空闲时间(停止与起始之间的时间)

## 数字时序图

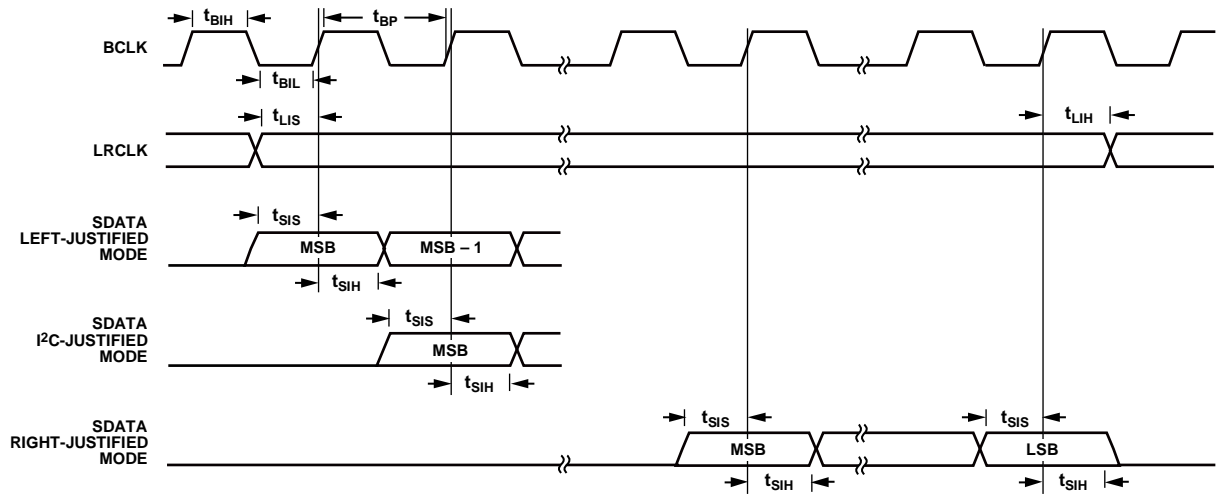


图2. 串行输入端口时序

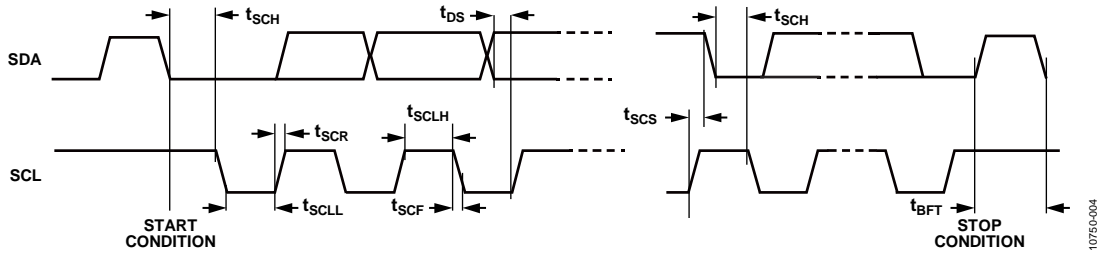


图3. I<sup>2</sup>C端口时序

# SSM2519

## 绝对最大额定值

除非另有说明，绝对最大额定值相对于25°C而言。

表5.

参数	额定值
PVDD电源电压	-0.3 V至6 V
VDD电源电压	-0.3 V至3.6 V
输入电压(MCLK、BCLK、 $\overline{SD}$ 、LRCLK、LR_FORMAT、GAIN、SDATA)	-0.3 V至3.6 V
静电放电敏感度	4 kV
存储温度范围	-65°C至+150°C
工作温度范围	-40°C至+85°C
结温范围	-65°C至+165°C
引脚温度(焊接, 60秒)	300°C

注意，超出上述绝对最大额定值可能会导致器件永久性损坏。这只是额定最值，并不能以这些条件或者在任何其它超出本技术规范操作章节中所示规格的条件下，推断器件能否正常工作。长期在绝对最大额定值条件下工作会影响器件的可靠性。

## 热阻

$\theta_{JA}$  针对最差条件，即器件焊接在电路板上以实现表贴封装。

表6. 热阻

封装类型	$\theta_{JA}$	单位
12引脚、1.4 mm x 1.7 mm WLCSP	56.1	°C/W

## ESD警告



### ESD(静电放电)敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量ESD时，器件可能会损坏。因此，应当采取适当的ESD防范措施，以避免器件性能下降或功能丧失。

## 引脚配置和功能描述

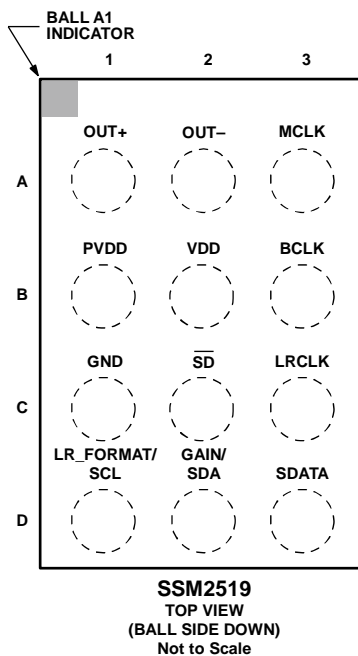


图4. 引脚配置(顶视图)

表7. 引脚功能描述

引脚编号	引脚名称	功能 <sup>1</sup>	描述
A1	OUT+	O	放大器输出(+)
A2	OUT-	O	放大器输出(-)
A3	MCLK	I	串行音频接口主时钟
B1	PVDD	P	2.5 V至5.5 V放大器电源
B2	VDD	P	1.5 V至3.6 V数字和模拟电源
B3	BCLK	I	I <sup>2</sup> S位时钟/产生的BCLK速率选择
C1	GND	P	地
C2	$\overline{SD}$	I	关断控制, 低电平有效
C3	LRCLK	I	I <sup>2</sup> S左/右帧时钟
D1	LR_FORMAT/SCL	I	左/右声道选择和串行格式选择/I <sup>2</sup> C时钟
D2	GAIN/SDA	I/O	数字和模拟增益选择/PC串行数据
D3	SDATA	I	I <sup>2</sup> S串行数据

<sup>1</sup>I = 输入, O = 输出, P = 电源。

# SSM2519

## 典型工作特性

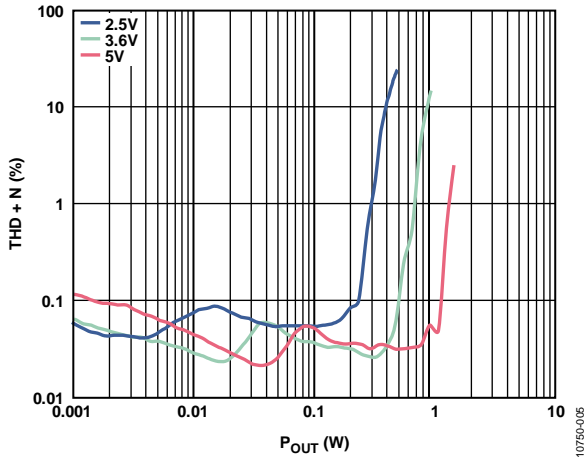


图5. 总谐波失真加噪声与输出功率的关系，驱动8Ω负载，5.0 V增益设置

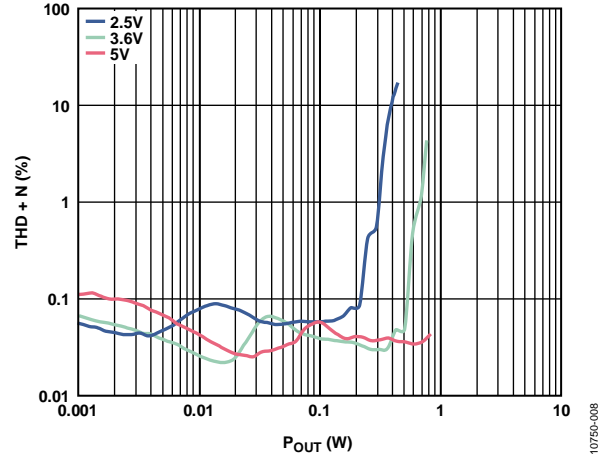


图8. 总谐波失真加噪声与输出功率的关系，驱动8Ω负载，3.6 V增益设置

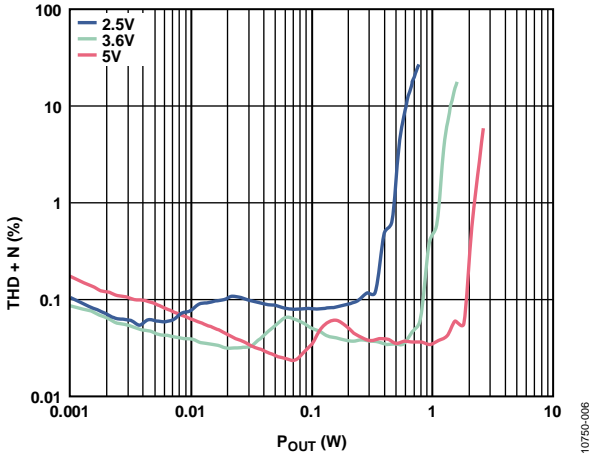


图6. 总谐波失真加噪声与输出功率的关系，驱动4Ω负载，5.0 V增益设置

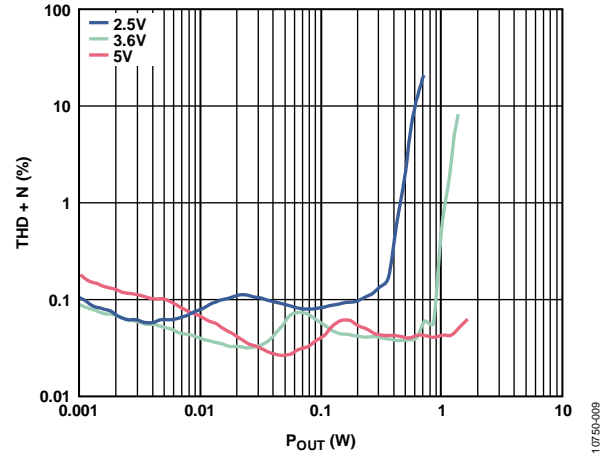


图9. 总谐波失真加噪声与输出功率的关系，驱动4Ω负载，3.6 V增益设置

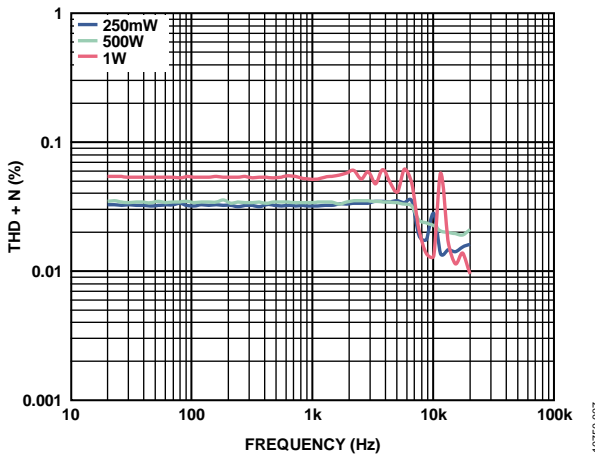


图7. 总谐波失真加噪声与频率的关系，驱动8Ω负载， $P_{V_{DD}} = 5.0 V$

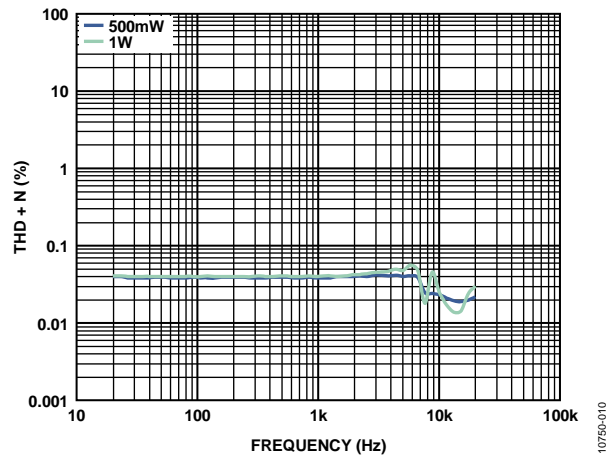


图10. 总谐波失真加噪声与频率的关系，驱动4Ω负载， $P_{V_{DD}} = 5.0 V$



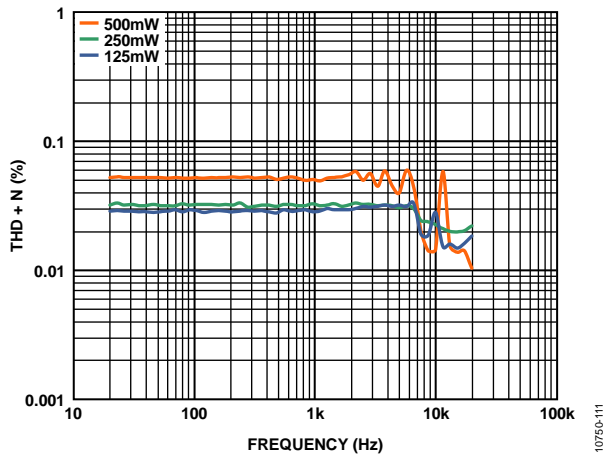


图11. 总谐波失真加噪声与频率的关系，驱动8Ω负载， $P_{V_{DD}} = 3.6V$

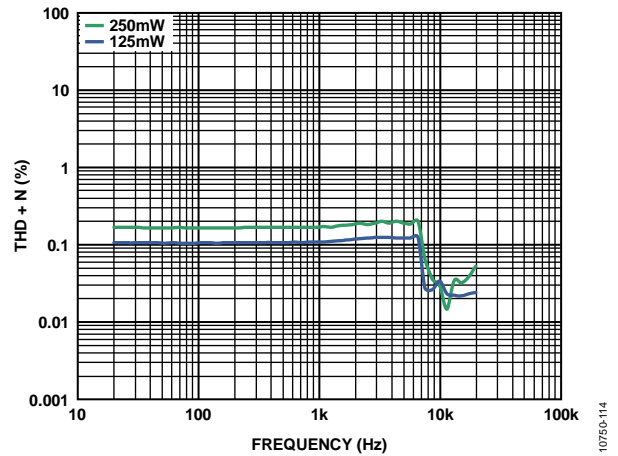


图14. 总谐波失真加噪声与频率的关系，驱动4Ω负载， $P_{V_{DD}} = 2.5V$

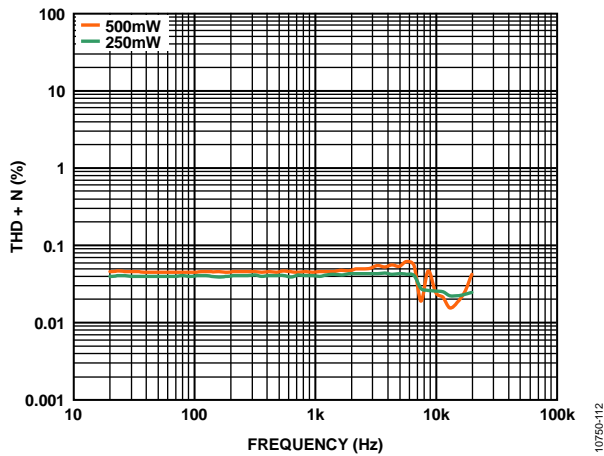


图12. 总谐波失真加噪声与频率的关系，驱动4Ω负载， $P_{V_{DD}} = 3.6V$

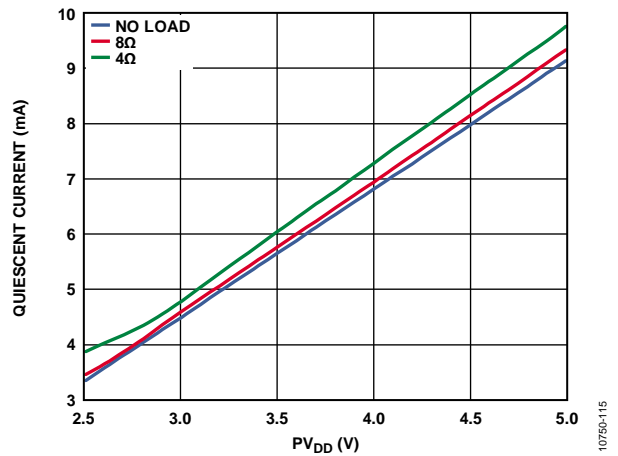


图15. 静态电流与电源电压 $P_{V_{DD}}$ 的关系

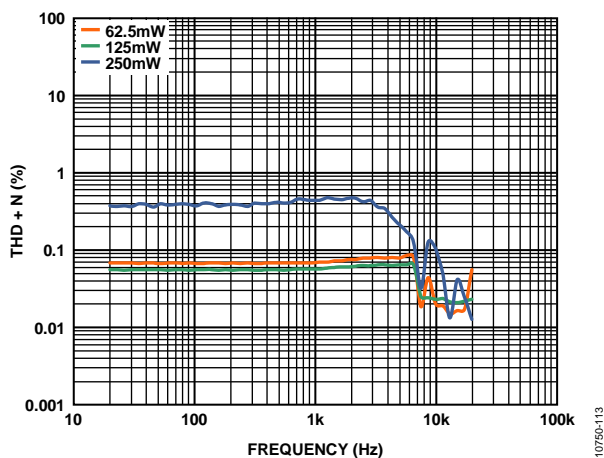


图13. 总谐波失真加噪声与频率的关系，驱动8Ω负载， $P_{V_{DD}} = 2.5V$

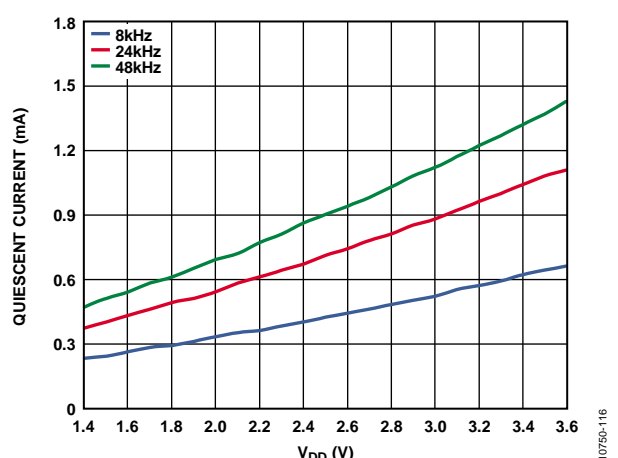


图16. 静态电流与电源电压 $V_{DD}$ 的关系

# SSM2519

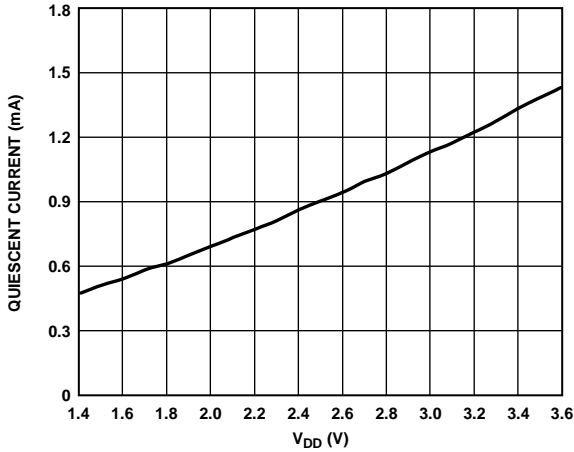


图17. 静态电流与电源电压 $V_{DD}$ 的关系

10750-117

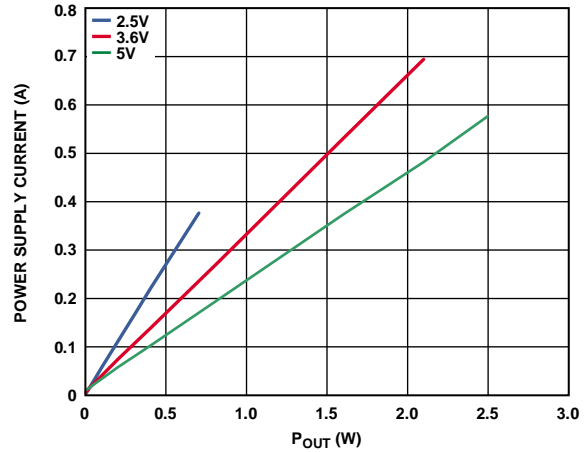


图20. 电源电流与 $P_{OUT}$ 的关系, 驱动4  $\Omega$ 负载

10750-120

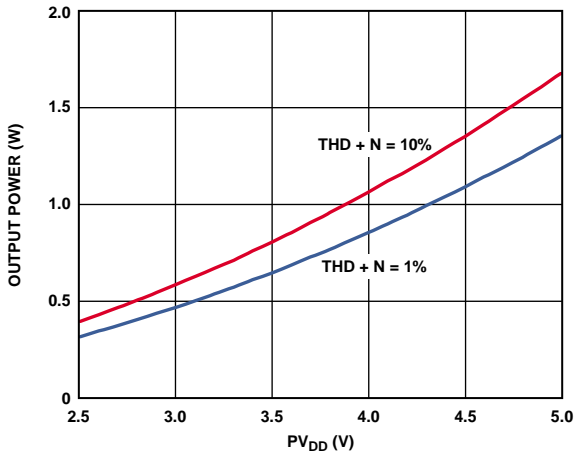


图18. 最大输出功率与 $PV_{DD}$ 的关系  
( $f_{IN} = 1 \text{ kHz}$ ,  $R_L = 8 \Omega$ )

10750-118

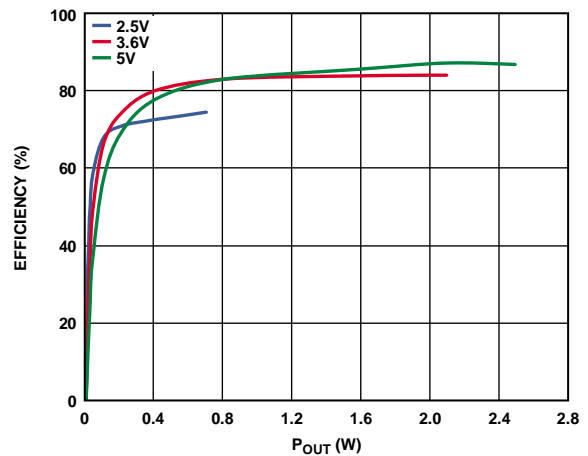


图21. D类效率与 $P_{OUT}$ 的关系, 驱动4  $\Omega$ 负载

10750-121

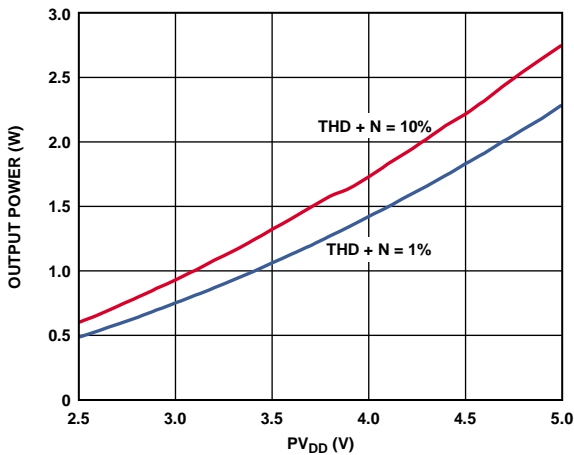


图19. 最大输出功率与 $PV_{DD}$ 的关系  
( $f_{IN} = 1 \text{ kHz}$ ,  $R_L = 4 \Omega$ )

10750-119

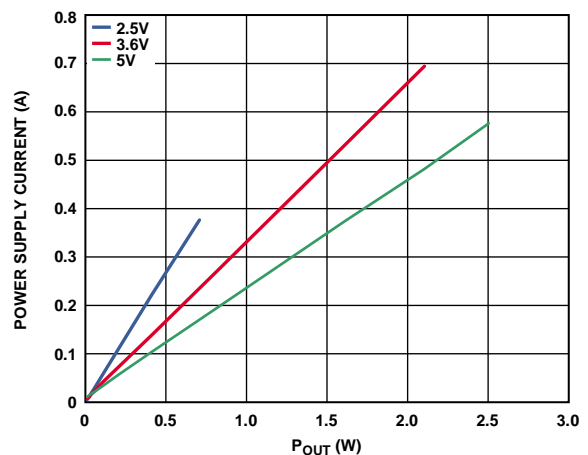


图22. 电源电流与 $P_{OUT}$ 的关系, 驱动8  $\Omega$ 负载

10750-122

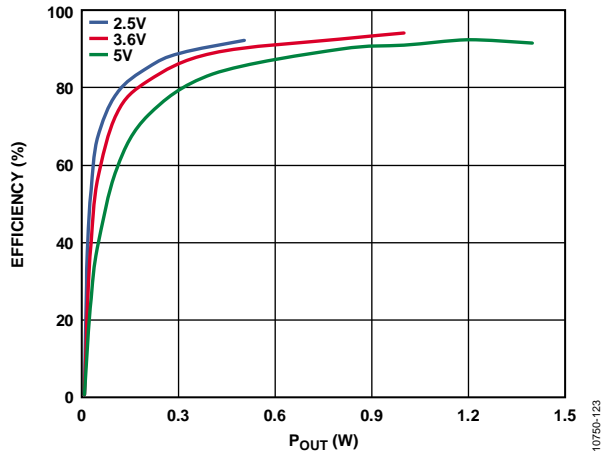


图23. D类效率与 $P_{OUT}$ 的关系, 驱动 $8\Omega$ 负载

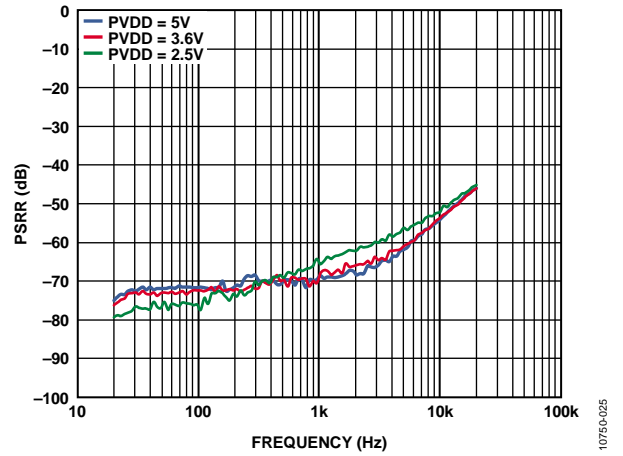


图25. PSRR与频率的关系

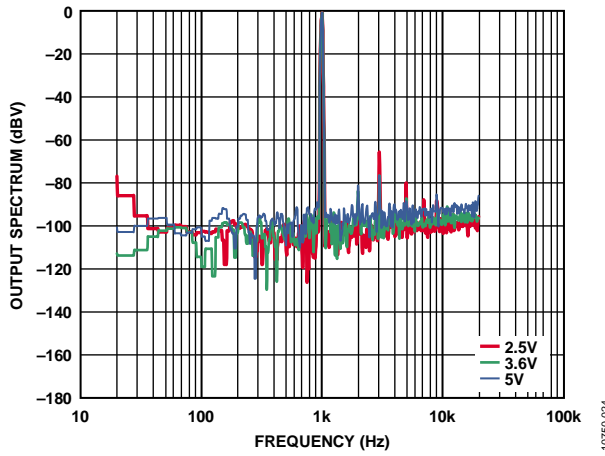


图24. 输出频谱, 100 mW, 驱动 $8\Omega$ 负载

10756-123

10750-025

10750-024

# SSM2519

## 工作原理

### 概述

SSM2519是一款完全集成的数字开关音频放大器。SSM2519接收数字音频输入，并利用内部功率级产生PDM差分开关输出。该器件内置过温和过流保护功能。SSM2519还内置软开启和软关闭功能，从而抑制爆音和咔嚓声。

### 独立工作和I<sup>2</sup>C工作模式

SSM2519支持独立工作和I<sup>2</sup>C控制两种模式。 $\overline{SD}$ 引脚的设置决定使用何种模式。

表8.  $\overline{SD}$ 引脚设置

$\overline{SD}$ 引脚	操作
通过20 k $\Omega$ 电阻连接到VDD	I <sup>2</sup> C
连接到VDD, 无20 k $\Omega$ 电阻	独立模式
连接到GND(短接或使用20 k $\Omega$ 电阻)	关断模式

表9. 不同采样频率支持的MCLK速率

采样速率	支持的MCLK速率	支持的MCLK频率
8 kHz至12 kHz	$256 \times f_s/512 \times f_s/1024 \times f_s/1536 \times f_s/2048 \times f_s$	2.048 MHz至24.576 MHz
16 kHz至24 kHz	$128 \times f_s/256 \times f_s/512 \times f_s/768 \times f_s/1024 \times f_s$	2.048 MHz至24.576 MHz
32 kHz至48 kHz	$64 \times f_s/128 \times f_s/256 \times f_s/384 \times f_s/512 \times f_s$	2.048 MHz至24.576 MHz
8 kHz至12 kHz	$400 \times f_s/800 \times f_s/1600 \times f_s$	3.2 MHz至19.2 MHz
16 kHz至24 kHz	$200 \times f_s/400 \times f_s/800 \times f_s$	3.2 MHz至19.2 MHz
32 kHz至48 kHz	$100 \times f_s/200 \times f_s/400 \times f_s$	3.2 MHz至19.2 MHz

### 主时钟和位时钟

SSM2519要求将一个外部时钟施加于MCLK输入引脚以便工作。此时钟必须与串行接口上的输入数字音频完全同步。IC内部需要2.048 MHz至24.576 MHz的时钟频率。此内部时钟是从外部MCLK获得，也就是对外部MCLK信号进行分频或倍频，或者直接采用该频率。

不同的采样速率支持不同的MCLK速率。所有可用选项参见表9。将寄存器0x01的AMCS和ASR位设为1，可以自动检测MCLK速率和采样速率；如果AMCS或ASR清0，则可以手动设置MCLK速率或采样速率(寄存器0x00的MCS位和寄存器0x02的FS位)。

在独立模式或I<sup>2</sup>C模式下，并且自动时钟速率检测使能(寄存器0x01的位1 AMCS = 1)时，内部时钟产生电路自动配置。自动采样速率检测禁用(AMCS = 0)时，寄存器0x00的MCS位必须设置为正确的值以产生内部时钟。

SSM2519进入关断状态后，可以关闭此时钟以节省系统功耗。然而，为使音频放大器工作，主时钟必须存在。

如果串行接口位时钟(BCLK)在可接受的内部主时钟频率范围(2.048 MHz至6.144 MHz)内，则它可以同时用作主时钟和位时钟。设置NO\_BCLK(寄存器0x00的位5)也能将MCLK引脚上的信号路由为内部位时钟。这种情况下，BCLK引脚应接地。

表10. 主时钟选择(MCS)位设置：MCLK、比率和频率

输入采样速率	比率/MCLK	设置0, b0000	设置1, b0001	设置2, b0010	设置3, b0011	设置4, b0100	设置5, b0101	设置6, b0110	设置7, b0111	设置8, b1000
8 kHz	比率 MCLK	$256 \times f_s^{-1}$ 2.048 MHz	$512 \times f_s$ 4.096 MHz	$1024 \times f_s$ 8.192 MHz	$1536 \times f_s$ 12.288 MHz	$2048 \times f_s$ 16.384 MHz	$3072 \times f_s$ 24.576 MHz	$400 \times f_s$ 3.20 MHz	$800 \times f_s$ 6.40 MHz	$1600 \times f_s$ 12.80 MHz
11.025 kHz	比率 MCLK	$256 \times f_s^{-1}$ 2.822 MHz	$512 \times f_s$ 5.6448 MHz	$1024 \times f_s$ 11.2896 MHz	$1536 \times f_s$ 16.9344 MHz	$2048 \times f_s$ 22.5792 MHz	$3072 \times f_s$ 33.8688 MHz	$400 \times f_s$ 4.41 MHz	$800 \times f_s$ 8.82 MHz	$1600 \times f_s$ 17.64 MHz
12 kHz	比率 MCLK	$256 \times f_s^{-1}$ 3.072 MHz	$512 \times f_s$ 6.144 MHz	$1024 \times f_s$ 12.288 MHz	$1536 \times f_s$ 18.432 MHz	$2048 \times f_s$ 24.576 MHz	$3072 \times f_s$ 38.864 MHz	$400 \times f_s$ 4.80 MHz	$800 \times f_s$ 9.60 MHz	$1600 \times f_s$ 19.20 MHz
16 kHz	比率 MCLK	$128 \times f_s^{-1}$ 2.048 MHz	$256 \times f_s$ 4.096 MHz	$384 \times f_s$ 8.192 MHz	$768 \times f_s$ 12.288 MHz	$1024 \times f_s$ 16.384 MHz	$1536 \times f_s$ 24.576 MHz	$200 \times f_s$ 3.20 MHz	$400 \times f_s$ 6.40 MHz	$800 \times f_s$ 12.80 MHz
22.05 kHz	比率 MCLK	$128 \times f_s^{-1}$ 2.822 MHz	$256 \times f_s$ 5.6448 MHz	$512 \times f_s$ 11.2896 MHz	$768 \times f_s$ 16.9344 MHz	$1024 \times f_s$ 22.5792 MHz	$1536 \times f_s$ 33.8688 MHz	$200 \times f_s$ 4.41 MHz	$400 \times f_s$ 8.82 MHz	$800 \times f_s$ 17.64 MHz
24 kHz	比率 MCLK	$128 \times f_s^{-1}$ 3.072 MHz	$256 \times f_s$ 6.144 MHz	$512 \times f_s$ 12.288 MHz	$768 \times f_s$ 18.432 MHz	$1024 \times f_s$ 24.576 MHz	$1536 \times f_s$ 38.864 MHz	$200 \times f_s$ 4.80 MHz	$400 \times f_s$ 9.60 MHz	$800 \times f_s$ 19.20 MHz
32 kHz	比率 MCLK	$64 \times f_s^{-1}$ 2.048 MHz	$128 \times f_s$ 4.096 MHz	$256 \times f_s$ 8.192 MHz	$384 \times f_s$ 12.288 MHz	$512 \times f_s$ 16.384 MHz	$768 \times f_s$ 24.576 MHz	$100 \times f_s$ 3.20 MHz	$200 \times f_s$ 6.40 MHz	$400 \times f_s$ 12.80 MHz
44.1 kHz	比率 MCLK	$64 \times f_s^{-1}$ 2.822 MHz	$128 \times f_s$ 5.6448 MHz	$256 \times f_s$ 11.2896 MHz	$384 \times f_s$ 16.9344 MHz	$512 \times f_s$ 22.5792 MHz	$768 \times f_s$ 33.8688 MHz	$100 \times f_s$ 4.41 MHz	$200 \times f_s$ 8.82 MHz	$400 \times f_s$ 17.64 MHz
48 kHz	比率 MCLK	$64 \times f_s^{-1}$ 3.072 MHz	$128 \times f_s$ 6.144 MHz	$256 \times f_s$ 12.288 MHz	$384 \times f_s$ 18.432 MHz	$512 \times f_s$ 24.576 MHz	$768 \times f_s$ 38.864 MHz	$100 \times f_s$ 4.80 MHz	$200 \times f_s$ 9.60 MHz	$400 \times f_s$ 19.20 MHz

<sup>1</sup> 采用MCS = 0/64  $f_s$ 模式时，芯片自动以低功耗模式工作。

## 数字输入串行音频接口

它能接收立体声I<sup>2</sup>S、左对齐或右对齐数据。可用接口格式有单声道、立体声和多声道PCM/TDM。数据和接口格式通过寄存器0x02的SDATA\_FMT和SAI位选择。注意，以右对齐模式工作时，必须选择适当的数据宽度。不必向SSM2519提供BCLK信号，它可以在内部产生适当的BCLK信号。要在无BCLK的情况下工作，BCLK引脚应连接到VDD或GND，以便为SDATA输入选择适当的BCLK速率。

表11. BCLK引脚连接选项

BCLK引脚	产生	BCLK速率
连接到外部时钟源	外部	任意
接至VDD	内部	16位时钟/声道
接至GND	内部	32位时钟/声道

SSM2519设置为独立模式时，可以使用串行接口格式的一个子集。这些串行格式和输入声道的选择由LR\_FORMAT引脚决定。

表12. LR\_FORMAT引脚配置控制

LR_FORMAT引脚配置	串行格式/声道选择
接至VDD	I <sup>2</sup> S/左声道
通过150 kΩ电阻连接到VDD	特殊增益情况1(I <sup>2</sup> S/左声道)
通过47 kΩ电阻连接到VDD	PCM/左声道
通过15 kΩ电阻连接到VDD	LJ/左声道
接至GND	I <sup>2</sup> S/右声道

<sup>1</sup> 参见表14。

## 通道映射

可以使用立体声音频格式和2、4、8或16通道的TDM格式。这些模式下，可以利用寄存器0x04的CH\_SEL位从任何可用的TDM时隙中选择放大器音频。对于多数数字接口格式，这当中的许多选项不存在。例如，在立体声模式下，仅通道0和通道1有效；在四时隙TDM模式下，仅通道0、通道1、通道2和通道3有效。

## 电源

SSM2519有两个内部电源必须提供。PVDD电源为MOSFET的全桥功率级及其相关的驱动、控制、保护电路供电。PVDD工作电压为2.5 V至5.5 V，必须存在才能获得音频输出。降低PVDD电源可降低输出功率和功耗，这不影响音频性能。

VDD为数字逻辑、模拟元件和I/O电路供电。VDD工作电压为1.5 V至3.6 V，必须存在才能获得音频输出。降低该电源电压可降低功耗，但不会导致音频性能降低。

# SSM2519

## 功率控制

IC以软件关断模式启动，除I<sup>2</sup>C接口外的所有模块均禁用。要使放大器完全上电，应将SPWDN(寄存器0x00的位0)清0。除软件关断外，软件主静音控制(M\_MUTE)也在放大器的初始状态时使能，因此，在寄存器0x06的位0清0以前，不会有音频输出。

SSM2519具有智能关断特性，如果使能，它将分析输入数字音频，如果连续512个样本的音频为零，则无论采样速率如何，IC都将被置于关断状态。这种状态下，除I<sup>2</sup>S端口外的所有电路都被置于低功耗状态。进入此状态后，可以停止I<sup>2</sup>S输入和主时钟(MCLK)，使器件进入最低功耗状态。接收到一个非零输入时，SSM2519退出此状态，恢复正常工作。

通过拉低 $\overline{\text{SD}}$ 引脚也可以使SSM2519进入最低功耗状态。

## 上电复位/电压监控器

SSM2519内置上电复位和电压监控电路。在初始上电期间，此电路为所有电路提供内部复位信号。它还监控IC的电源，使输出静音，并在电压降至最低工作电压以下时发出复位信号。这是为了确保器件不因低压工作而受损，而且几乎在任何断电情况下都不会出现爆音。

将寄存器0x00的位7(S\_RST)置1，可以通过I<sup>2</sup>C使芯片软复位。

## 低功耗模式

有两种低功耗模式可用。如果DAC\_LPM(寄存器0x01的位5)置1，数模转换器(DAC)将以一半的速度工作，从而降低静态电流。当MCS(寄存器0x00的位[4:1])设为最低值(MCS = 0000)时，半速模式同样激活，因为最低可接受的MCLK速率只能支持半速DAC工作。

如果AMP\_LPM(寄存器0x01的位6)置1， $\Sigma$ - $\Delta$ 调制器将在特殊模式下工作，当输出功率较小时，静态功耗较低，但音频性能略有下降。

## 音量控制

SSM2519具有数字音量控制功能。共有255级可用，从+24 dB到-71.25 dB，增量为0.375 dB。这是一个软音量控制，也就是说增益可以从一个值连续调整到另一个值。不同于瞬时增益调整，这种连续调整的增益可防止爆音出现。

## 模拟增益

SSM2519具有可选的数字和模拟增益。这些增益通过GAIN引脚选择。模拟增益设置针对2.5 V、3.6 V、4.2 V或5 V PVDD进行了优化。

表13. 增益引脚配置控制

增益引脚配置	模拟增益/数字增益
接至VDD	5 V优化模拟/0 dB数字增益
接至VDD 通过150 k $\Omega$ 电阻	5 V优化模拟/6 dB数字增益
接至VDD 通过47 k $\Omega$ 电阻	4.2 V优化模拟/0 dB数字增益
接至VDD 通过15 k $\Omega$ 电阻	3.6 V优化模拟/-3 dB数字增益
接至GND	3.6 V优化模拟/0 dB数字增益

表14. 特殊增益情况(LR\_FORMAT通过150 k $\Omega$ 电阻接至VDD)GAIN引脚配置控制

增益引脚配置	模拟增益/数字增益
接至VDD	2.5 V优化模拟/-6.75 dB数字增益
接至GND	3.6 V优化模拟/0 dB数字增益

## 故障检测和恢复

SSM2519故障检测系统能够检测两种故障状况：过流和过温。检测到任一故障状况时，放大器关断，一个只读I<sup>2</sup>C位设为1以说明关断的原因。OC和OT故障指示分别是寄存器0x07的位6和位5。根据ARCV(寄存器0x07的位[1:0])的状态，可以使能温度故障和/或电流故障的自动恢复特性。

## 数字音频格式

### 立体声模式

0x02[4:2], SAI = 0(立体声: I<sup>2</sup>S、LJ、RJ)

0x02[6:5], SDATA\_FMT = 0 (I<sup>2</sup>S)、1 (LJ)、2 (RJ 24位)、3 (RJ 16位)

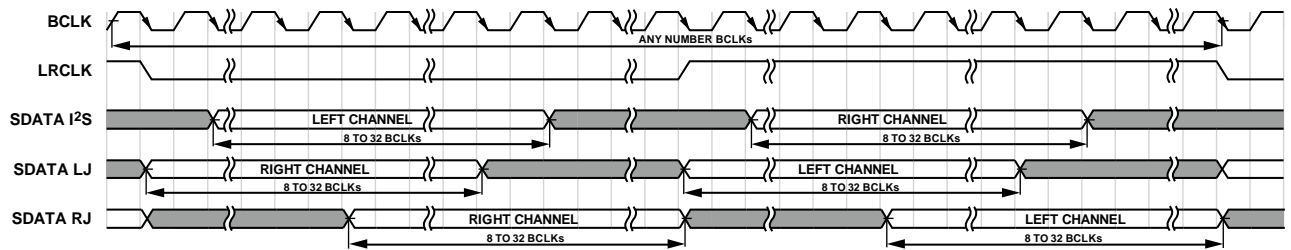


图26. 立体声模式: I<sup>2</sup>S、左对齐和右对齐

### TDM、50%占空比模式

0x02[4:2], SAI = 1(2通道)、2(4通道)、3(8通道)、4(16通道)

0x02[6:5], SDATA\_FMT = 0 (I<sup>2</sup>S)、1 (LJ)、2 (RJ 24位)、3 (RJ 16位)

0x03[1], BCLK\_EDGE = 0(使用BCLK上升沿)

0x03[6], LRCLK\_MODE = 0(50%占空比LRCLK)

0x03[3:2], SLOT\_WIDTH = 0(32个BCLK周期)、1(24个BCLK周期)、2(16个BCLK周期)

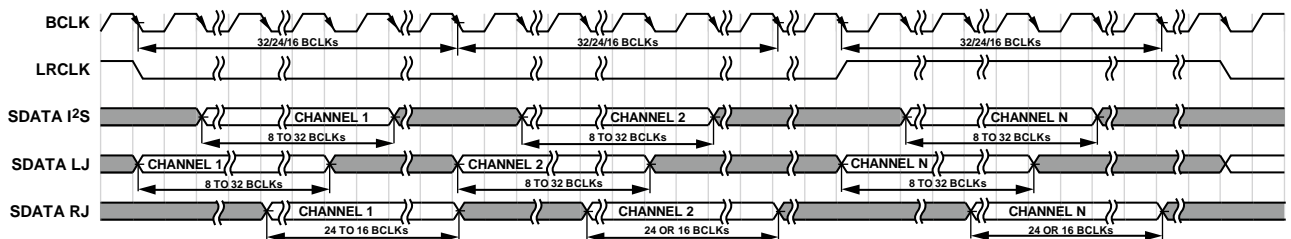


图27. 50%占空比LRCLK的TDM模式

### TDM、脉冲模式

0x02[4:2], SAI = 1(2通道)、2(4通道)、3(8通道)、4(16通道)

0x02[6:5], SDATA\_FMT = 0 (I<sup>2</sup>S)、1 (LJ)、2 (RJ 24位)、3 (RJ 16位)

0x03[1], BCLK\_EDGE = 0(使用BCLK上升沿)

1x03[6], LRCLK\_MODE = 0(脉冲模式LRCLK)

0x03[3:2], SLOT\_WIDTH = 0(32个BCLK周期)、1(24个BCLK周期)、2(16个BCLK周期)

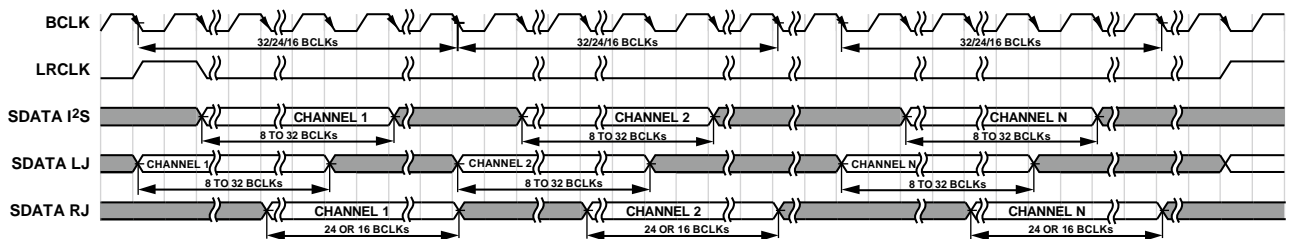


图28. 脉冲模式LRCLK的TDM模式

# SSM2519

## PCM、多声道模式

0x02[4:2], SAI = 1(2通道)、2(4通道)、3(8通道)、4(16通道)

0x02[6:5], SDATA\_FMT = 0 (I<sup>2</sup>S)、1 (LJ)、2 (RJ 24位)、3 (RJ 16位)

1x03[1], BCLK\_EDGE = 0(使用BCLK下降沿)

1x03[6], LRCLK\_MODE = 0(脉冲模式LRCLK)

0x03[3:2], SLOT\_WIDTH = 0(32周期)、1(24周期)、2(16周期)

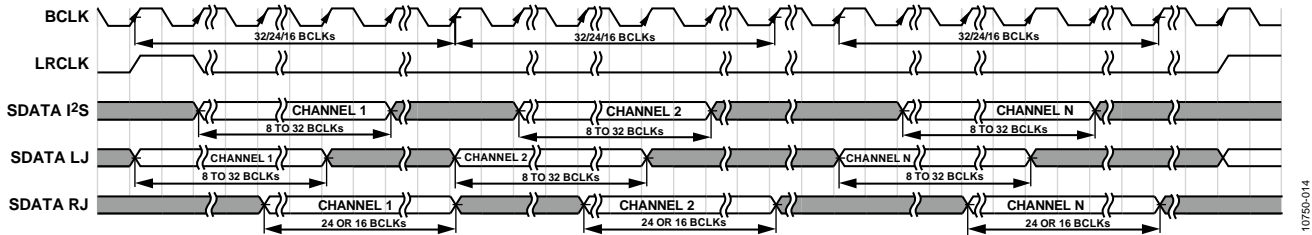


图29. 多声道PCM模式

## PCM、单声道模式

0x02[4:2], SAI = 5

0x02[6:5], SDATA\_FMT = 0 (I<sup>2</sup>S)、1 (LJ)、2 (RJ 24位)、3 (RJ 16位)

1x03[1], BCLK\_EDGE = 0(使用BCLK下降沿)

1x03[6], LRCLK\_MODE = 0(脉冲模式LRCLK)

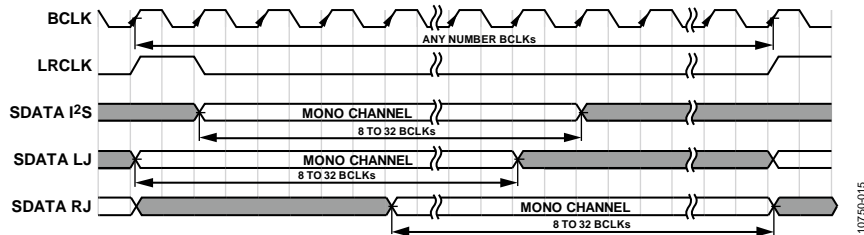


图30. 单声道PCM模式



## I<sup>2</sup>C配置接口

### 概述

SSM2519支持2线串行(I<sup>2</sup>C兼容)微处理器总线驱动多个外设。两个引脚——串行数据(SDA)和串行时钟(SCL)——承载SSM2519与系统I<sup>2</sup>C主控制器之间的信息。SSM2519始终是总线上的从机，意味着它不能启动数据传输。每个从机都通过一个唯一的器件地址识别。图31显示了器件地址字节的格式。地址存在于I<sup>2</sup>C写操作的前7位。此字节的LSB(位7)设置读或写操作。

逻辑电平1对应于读操作，逻辑电平0对应于写操作。完整字节地址如图31所示，子地址会在字边界处自动递增，可以用于将大量数据写入相邻的存储器位置。这种递增在单字写入后自动发生，除非遇到停止条件。数据传输总是由停止条件终止。

SDA和SCL的各自线路上应连接一个2.2 kΩ上拉电阻。

器件地址为0x70。

BIT 0	BIT 1	BIT 2	BIT 3	BIT 4	BIT 5	BIT 6	BIT 7
1	1	1	0	0	0	0	R/W

图31. I<sup>2</sup>C器件地址字节格式

### 寻址

开始时，I<sup>2</sup>C总线上的各器件均处于空闲状态，并监控SDA和SCL线有无起始条件和适当的地址。I<sup>2</sup>C主机通过建立起始条件而启动数据传输；起始条件要求SDA发生高低转换，同时SCL保持高电平。这表示随后将出现地址/数据流。总线上的所有器件都对起始条件做出响应，并对接下来的8个位(7位地址加R/W位)以MSB优先方式移位。在第9个时钟脉冲期间，能够识别所发送地址的器件通过将数据线拉低来做出响应。此第9位称为应答位。此时，所有其它器件从总线退出，返回空闲状态。R/W位决定数据的方向。如果第一个字节的LSB为逻辑0，则意味着主机将信息写入外设，而逻辑1则意味着主机将在写入子地址并重复起始地址之后从外设读取信息。数据传输将持续到发生停止条件。停止条件是指在SCL处于高电平时，SDA上发生低电平至高电平跃迁。图3给出了I<sup>2</sup>C端口的时序。

数据传输过程中的任何阶段都可以检测停止和起始条件。如果这些条件的置位打破了正常的读写操作顺序，SSM2519将立即跳出到空闲状态。在给定的SCL高电平期间，用户只应发送一个起始条件或一个停止条件，或者先发送单一停止条件，再发送单一起始条件。如果用户发送的子地址无效，SSM2519不会发送应答，而是直接返回到空闲状态。在自动递增模式下，如果用户地址超过了最高子地址，则器件会采取以下其中一种措施。在读取模式下，SSM2519输出最高子地址寄存器的内容，直到主机发送不应答，表示读取结束。不应答条件是指在SCL的第9个时钟脉冲期间，SDA线未被拉低。在写入模式下，SSM2519不会将无效字节的数据载入任何子地址寄存器，而是发送不应答，然后返回空闲状态。

### I<sup>2</sup>C读和写操作

图33给出了单字写操作的时序。在每第9个时钟脉冲，SSM2519都会通过拉低SDA来发送应答。

图34给出了突发模式写序列的时序。该图显示了一个目标寄存器为两字节的例子。每写完一个字节后，SSM2519知道应递增其子地址寄存器，因为请求的子地址对应于一字节字长的寄存器或存储器区域。

单字读操作的时序如图35所示。注意，第一个R/W为0，表示写操作。这是因为仍然需要写入子地址，以便设置内部地址。在SSM2519确认接收到子地址后，主机必须发送一个重复起始命令，然后再发送R/W位设置为1(表示读操作)的芯片地址字节。这将导致SSM2519 SDA反向，并开始向主机回传数据。然后，主机在每第9个脉冲做出响应，向SSM2519发送应答脉冲。

图36给出了突发模式读序列的时序。该图显示了一个目标寄存器为两字节的例子。每写完一个字节后，SSM2519知道应递增其子地址寄存器，因为请求的子地址对应于一字节字长的寄存器或存储器区域。

# SSM2519

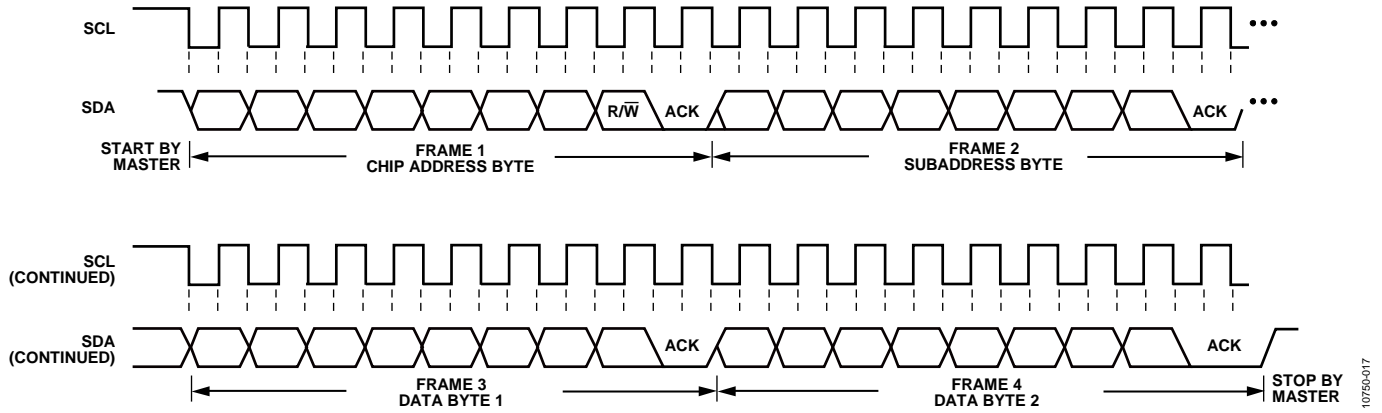


图32. I<sup>2</sup>C读/写时序

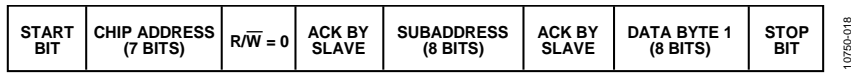


图33. 单字I<sup>2</sup>C写格式



图34. 突发模式I<sup>2</sup>C写格式



图35. 单字I<sup>2</sup>C读格式



图36. 突发模式I<sup>2</sup>C读格式

## 寄存器汇总

表15. 寄存器小结

寄存器	名称	位	位7	位6	位5	位4	位3	位2	位1	位0	复位	RW	
0x00	PWR_CTRL	[7:0]	S_RST	保留	NO_BCLK	MCS				SPWDN	0x05	RW	
0x01	SYS_CTRL	[7:0]	HPF_EN	AMP_LPM	DAC_LPM	APWDN_EN	EDGE		AMCS	ASR	0x30	RW	
0x02	SAI_FMT1	[7:0]	保留	SDATA_FMT		SAI			FS		0x02	RW	
0x03	SAI_FMT2	[7:0]	BCLK_GEN	LRCLK_MODE	LRCLK_POL	SAI_MSB	SLOT_WIDTH		BCLK_EDGE	RESERVED	0x00	RW	
0x04	CH_SEL	[7:0]	保留				CH_SEL					0x00	RW
0x05	VOL_CTRL	[7:0]	VOL									0x40	RW
0x06	GAIN_CTRL	[7:0]	AMUTE	保留	ANA_GAIN		保留			M_MUTE	0x11	RW	
0x07	FAULT_CTRL1	[7:0]	保留	OC	OT	MRCV	MAX_AR		ARCV		0x0C	RW	

# SSM2519

## 寄存器详解

### 软件复位和主机软件关断控制寄存器

地址：0x00；复位：0x05；名称：PWR\_CTRL

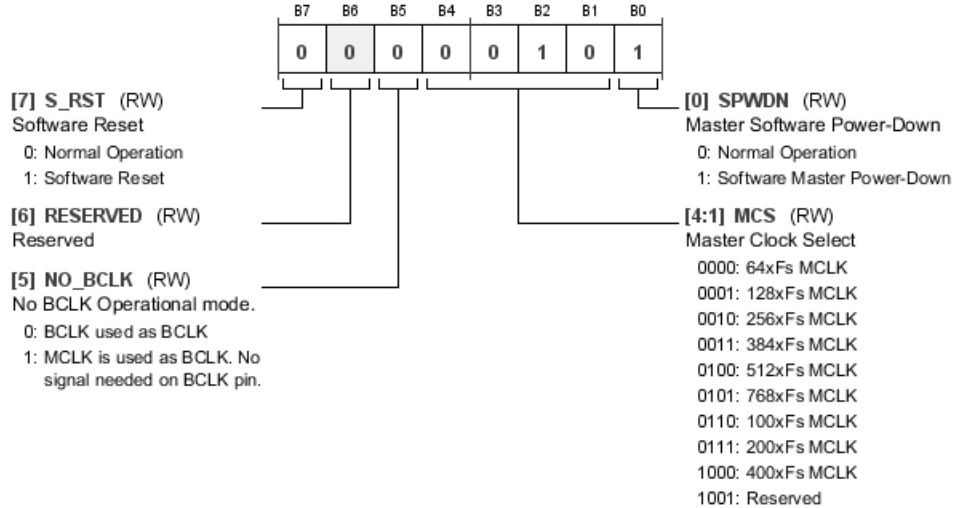


表16. PWR\_CTRL的位功能描述

位	位的名称	设置	描述	复位	访问类型
7	S_RST	0 1	软件复位。软件复位位将所有内部模块复位到默认状态，包括I <sup>2</sup> C寄存器。 正常工作 软件复位	0x0	RW
6	保留		保留。	0x0	RW
5	NO_BCLK	0 1	无BCLK工作模式。MCLK同时用作BCLK。BCLK用作BCLK。 MCLK用作BCLK BCLK引脚上无需信号	0x0	RW
[4:1]	MCS	0000 0001 0010 0011 0100 0101 0110 0111 1000 1001	主时钟选择。MCS必须根据相对于输入采样频率的输入MCLK比率来设置。见表10。 64 × $f_s$ MCLK 128 × $f_s$ MCLK 256 × $f_s$ MCLK 384 × $f_s$ MCLK 512 × $f_s$ MCLK 768 × $f_s$ MCLK 100 × $f_s$ MCLK 200 × $f_s$ MCLK 400 × $f_s$ MCLK 保留	0x2	RW
0	SPWDN	0 1	主软件关断。软件关断将I <sup>2</sup> C接口以外的所有模块置于低功耗状态。 正常工作 主软件关断	0x1	RW

## 边沿速度、功率和定时控制寄存器

地址：0x01；复位：0x30；名称：SYS\_CTRL

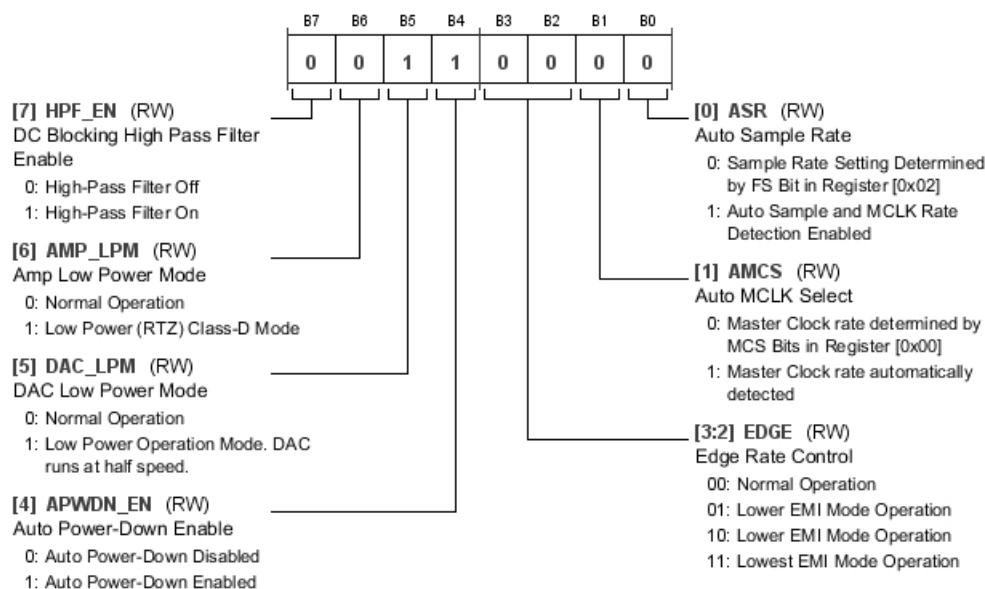


表17. SYS\_CTRL的位功能描述

位	位的名称	设置	描述	复位	访问类型
7	HPF_EN	0 1	隔直高通滤波器使能。SSM2519内置一个可选高通滤波器。采样速率为48 kHz时，-3 dB频率为6 Hz。采样速率降低时，此频率线性提高。 高通滤波器关闭 高通滤波器开启	0x0	RW
6	AMP_LPM	0 1	放大器低功耗模式 正常工作 低功耗(恢复0)D类模式	0x0	RW
5	DAC_LPM	0 1	DAC低功耗模式。 正常工作 低功耗工作模式。DAC以半速工作。	0x1	RW
4	APWDN_EN	0 1	自动关断使能。收到2048个连续零输入样本后，自动关断功能自动将IC置于低功耗状态。 自动关断禁用 自动关断使能	0x1	RW
[3:2]	EDGE	00 01 10 11	边沿速率控制。控制功率级的边沿速度。 低EMI工作模式会降低边沿速度、EMI和电源效率。 正常工作 低EMI模式工作 低EMI模式工作 最低EMI模式工作	0x0	RW
1	AMCS	0 1	自动MCLK选择。 主时钟速率由寄存器0x00的MCS位确定 自动检测主时钟速率	0x0	RW
0	ASR	0 1	自动采样速率。 采样速率设置由寄存器0x02的FS位确定 自动采样速率和MCLK速率检测使能	0x0	RW

# SSM2519

## 串行音频接口和采样速率控制寄存器

地址：0x02；复位：0x02；名称：SAI\_FMT1

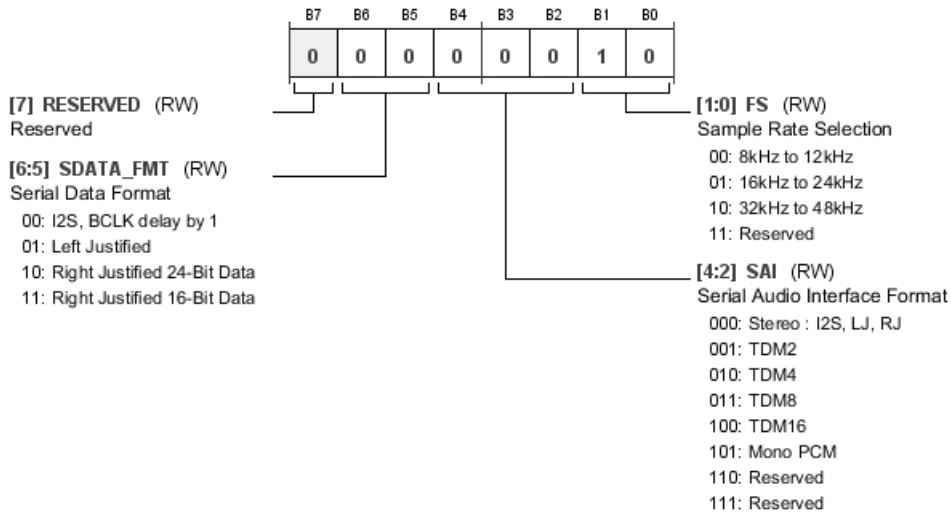


表18. SAI\_FMT1的位功能描述

位	位的名称	设置	描述	复位	访问类型
7	保留		保留。	0x0	RW
[6:5]	SDATA_FMT	00 01 10 11	串行数据格式。 I2S、BCLK延迟1 左对齐 右对齐24位数据 右对齐16位数据	0x0	RW
[4:2]	SAI	000 001 010 011 100 101 110 111	串行音频接口格式。 立体声：I2S、LJ、RJ TDM2 TDM4 TDM8 TDM16 单声道PCM 保留 保留	0x0	RW
[1:0]	FS	00 01 10 11	采样速率选择。 8 kHz至12 kHz 16 kHz至24 kHz 32 kHz至48 kHz 保留	0x2	RW

## 串行音频接口控制寄存器

地址：0x03；复位：0x00；名称：SAI\_FMT2

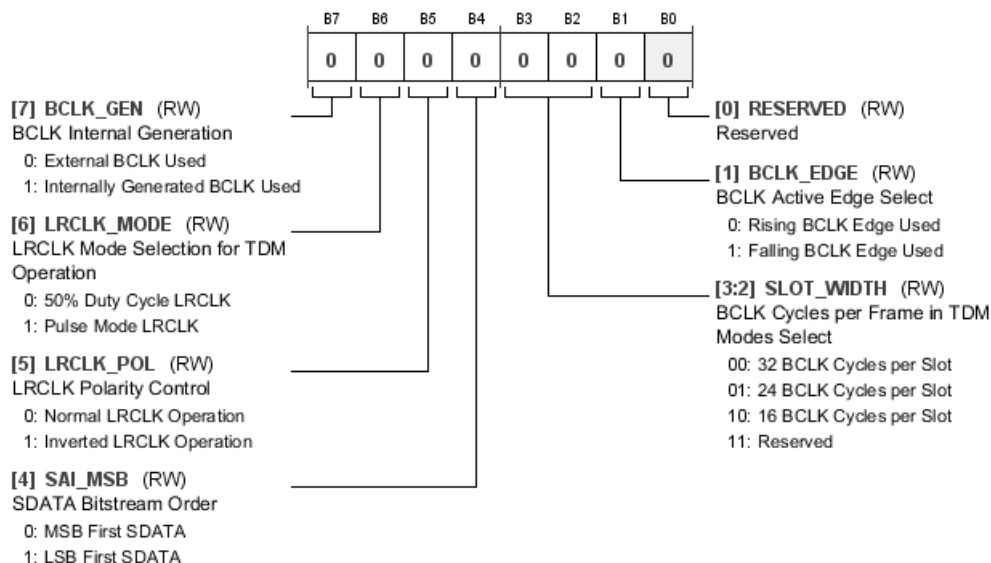


表19. SAI\_FMT2的位功能描述

位	位的名称	设置	描述	复位	访问类型
7	BCLK_GEN	0 1	BCLK内部产生。BCLK_GEN使能时，使用内部产生的BCLK。因此，不需要将BCLK信号路由至该引脚。 0 使用外部BCLK 1 使用内部产生的BCLK	0x0	RW
6	LRCLK_MODE	0 1	用于TDM操作的LRCLK模式选择。 0 50%占空比LRCLK 1 脉冲模式LRCLK	0x0	RW
5	LRCLK_POL	0 1	LRCLK极性控制。 0 正常LRCLK工作 1 反转LRCLK工作	0x0	RW
4	SAI_MSB	0 1	SDATA位流顺序。 0 MSB优先SDATA 1 LSB优先SDATA	0x0	RW
[3:2]	SLOT_WIDTH	00 01 10 11	TDM模式选择中的每帧BCLK周期数。 00 32 BCLK周期/时隙 01 24 BCLK周期/时隙 10 16 BCLK周期/时隙 11 保留	0x0	RW
1	BCLK_EDGE	0 1	BCLK有效沿选择。 0 使用BCLK上升沿 1 使用BCLK下降沿	0x0	RW
0	保留		保留。	0x0	RW

# SSM2519

## 通道映射控制寄存器

地址：0x04；复位：0x00；名称：CH\_SEL

注意，并不是CH\_SEL的所有设置都可以在所有串行接口模式下可用。例如，在立体声和TDM2模式下，仅设置0000(通道0)和设置0001(通道1)有效，因为这些模式只能

包含两个通道。TDM4支持设置0000至设置0011。TDM8支持设置0000至设置0111。TDM16支持设置0000至设置1111。

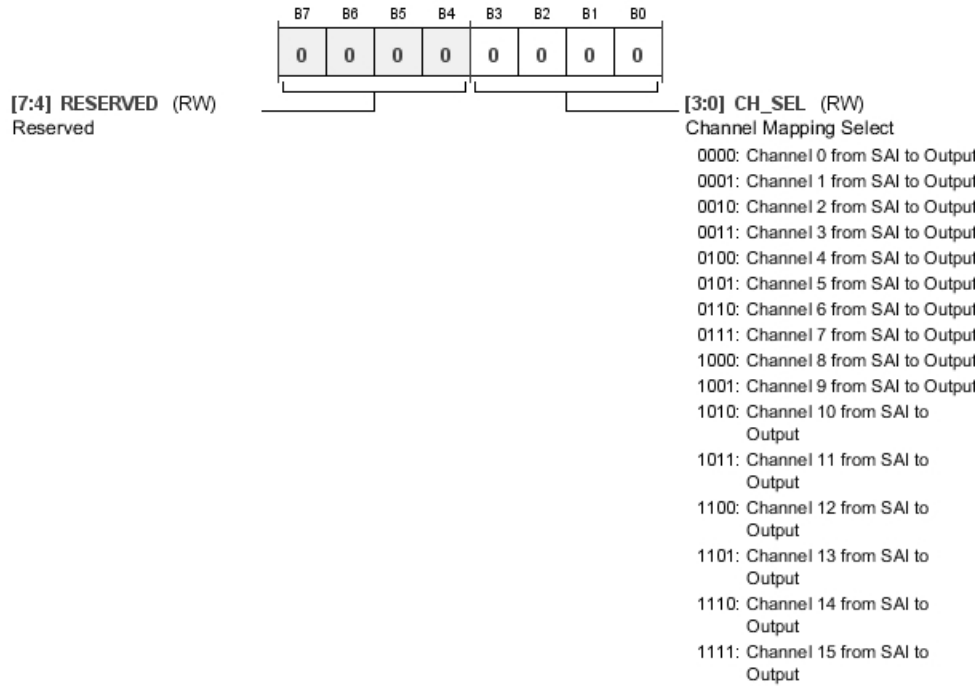


表20. CH\_SEL的位功能描述

位	位的名称	设置	描述	复位	访问类型
[7:4]	保留		保留。	0x0	RW
[3:0]	CH_SEL	0000 0001 0010 0011 0100 0101 0110 0111 1000 1001 1010 1011 1100 1101 1110 1111	通道映射选择。选择输入SDATA通道以映射到左声道输出。 从SAI到输出的通道0 从SAI到输出的通道1 从SAI到输出的通道2 从SAI到输出的通道3 从SAI到输出的通道4 从SAI到输出的通道5 从SAI到输出的通道6 从SAI到输出的通道7 从SAI到输出的通道8 从SAI到输出的通道9 从SAI到输出的通道10 从SAI到输出的通道11 从SAI到输出的通道12 从SAI到输出的通道13 从SAI到输出的通道14 从SAI到输出的通道15	0x0	RW



## 音量控制寄存器

地址：0x05；复位：0x40；名称：VOL\_CTRL

B7	B6	B5	B4	B3	B2	B1	B0
0	1	0	0	0	0	0	0

[7:0] VOL (RW)

Volume Control

00000000: +24dB

00000001: +23.625dB

00000010: +23.35dB

00000011: +22.875dB

00000100: +22.5dB

00000101: Decreasing in  
0.375dB Steps

00111111: +0.375dB

01000000: 0

01000001: -0.375dB

01000010: Decreasing in  
0.375dB Steps

11111101: -70.875dB

11111110: -71.25dB

11111111: Mute

表21. VOL\_CTRL的位功能描述

位	位的名称	设置	描述	复位	访问类型
[7:0]	VOL		音量控制	0x40	RW
		00000000	+24 dB		
		00000001	+23.625 dB		
		00000010	+23.35 dB		
		00000011	+22.875 dB		
		00000100	+22.5 dB		
		00000101	以0.375 dB步进递减		
		00111111	+0.375 dB		
		01000000	0		
		01000001	-0.375 dB		
		01000010	以0.375 dB步进递减		
		11111101	-70.875 dB		
		11111110	-71.25 dB		
		11111111	静音		

# SSM2519

## 增益和静音控制寄存器

地址: 0x06; 复位: 0x11; 名称: GAIN\_CTRL

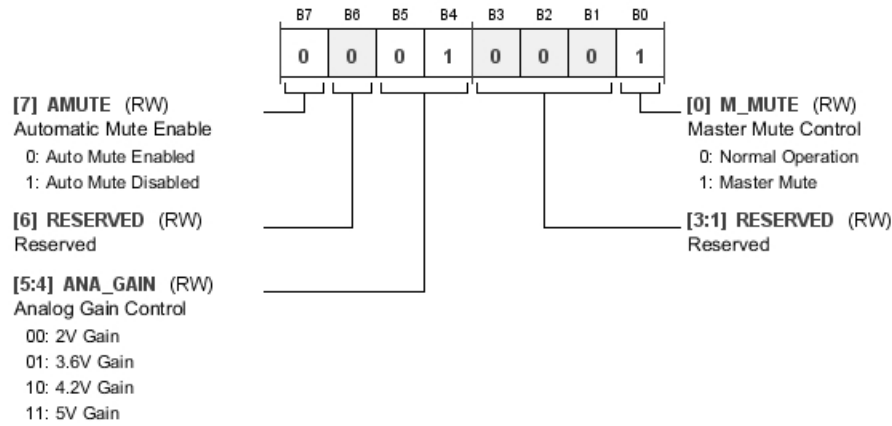


表22. GAIN\_CTRL的位功能描述

位	位的名称	设置	描述	复位	访问类型
7	AMUTE	0 1	自动静音使能。自动静音功能使能时，接收到2048个连续零输入样本后，输出自动静音。 自动静音使能 自动静音禁用	0x0	RW
6	保留		保留。	0x0	RW
[5:4]	ANA_GAIN	00 01 10 11	模拟增益控制。控制D类调制器的模拟增益。有两个设置针对3.6 V锂离子电池供电和5 V电源进行了优化。 2 V增益 3.6 V增益 4.2 V增益 5 V增益	0x1	RW
[3:1]	保留		保留。	0x0	RW
0	M_MUTE	0 1	主静音控制。主静音控制位设为1将使两个声道软静音。 正常工作 主静音	0x1	RW

## 故障控制寄存器

地址：0x07；复位：0x0C；名称：FAULT\_CTRL1

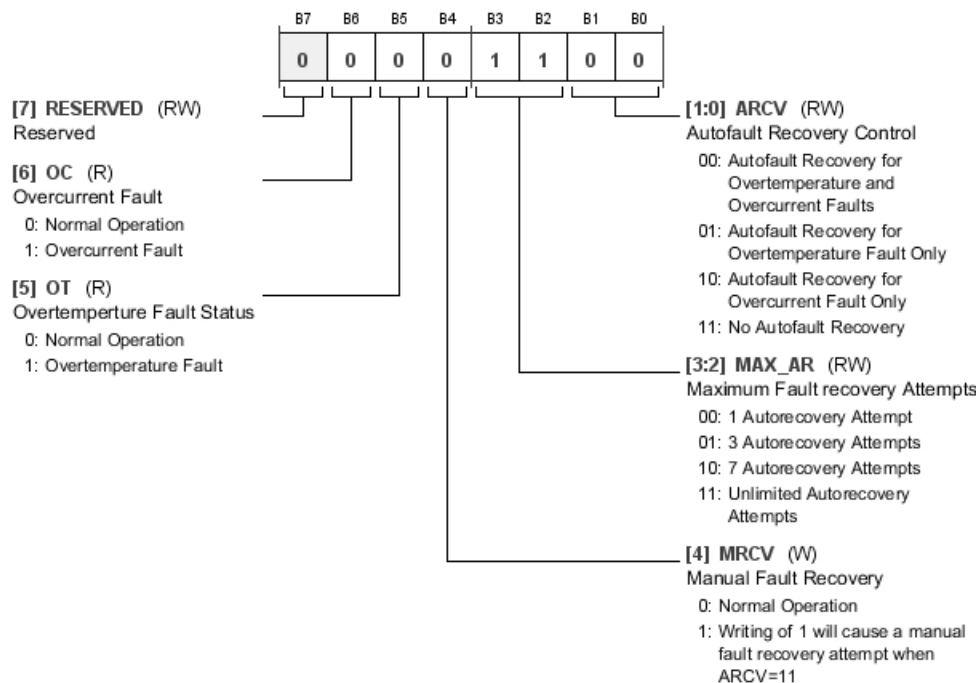
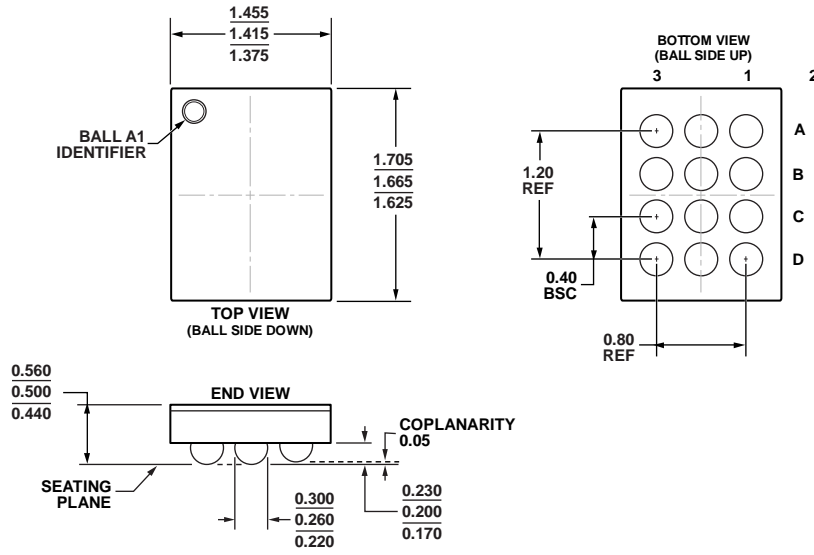


表23. FAULT\_CTRL1的位功能描述

位	位的名称	设置	描述	复位	访问类型
7	保留		保留。	0x0	RW
6	OC	0 1	过流故障。 正常工作 过流故障	0x0	R
5	OT	0 1	过温故障状态。 正常工作 过温故障	0x0	R
4	MRCV	0 1	手动故障恢复。 正常工作 当ARCV = 11时，写入逻辑1会尝试手动故障恢复	0x0	W
[3:2]	MAX_AR	00 01 10 11	故障恢复最多尝试次数。自动故障恢复最多次数位决定自动恢复的执行次数。 1次自动恢复尝试 3次自动恢复尝试 7次自动恢复尝试 无限次自动恢复尝试	0x3	RW
[1:0]	ARCV	00 01 10 11	自动故障恢复控制。 针对过温和过流故障进行自动故障恢复 仅针对过温故障进行自动故障恢复 仅针对过流故障进行自动故障恢复 无自动故障恢复	0x0	RW

# SSM2519

## 外形尺寸



05-16-2012-A

图37. 12引脚晶圆级芯片规模封装[WLCSP]  
(CB-12-6)  
尺寸单位: mm

## 订购指南

型号 <sup>1</sup>	温度范围	封装描述	封装选项	标识
SSM2519ACBZ-R7	-40°C至+85°C	12引脚晶圆级芯片规模封装[WLCSP]	CB-12-6	Y4B
SSM2519ACBZ-RL	-40°C至+85°C	12引脚晶圆级芯片规模封装[WLCSP]	CB-12-6	Y4B
EVAL-SSM2519Z		评估板		

<sup>1</sup>Z = 符合RoHS标准的器件。